

DOI: 10.13382/j.jemi.B2508442

FI-DAC 峰值幅频非线性误差预校正方法*

刘胜剑 刘连胜 张益维 彭宇

(哈尔滨工业大学电子与信息工程学院 哈尔滨 150000)

摘要:任意波形发生器(arbitrary waveform generator, AWG)的输出带宽受到数模转换器(digital to analog converter, DAC)模拟带宽的限制。频率交织数模转换器(frequency interleaved DAC, FI-DAC)能够有效实现带宽提升。然而,模拟器件的非理想特性和FI-DAC系统的分频特性将导致输出信号在边缘频带区域存在典型的峰值幅频误差,从而降低了输出信号的平坦性,严重影响系统的性能。因此,提出了一种针对FI-DAC系统的改进预校准器,专注于解决FI-DAC系统中峰值非线性幅频误差问题。首先,通过理论推导校准FI-DAC系统两通道线性相位误差;其次,该方法基于支持向量回归(support vector regression, SVR),通过构建精确的回归模型,设计预校准器以对幅频误差进行初步校准;然后,结合局部加权学习(locally weighted learning, LWL)方法,对频带边缘区域分配对应权重,从而更加精准地聚焦关键误差区域,进一步提升预校准器的设计效果和校准精度;最后,通过FI-DAC技术的应用,针对双路采样率为1.25 GSa/s的DAC,实现了850 MHz的输出带宽,提升了信号输出的频带范围。并且基于SVR-LWL算法设计的预校准器被集成到FI-DAC系统中,校正后系统输出信号幅频特性通带内的最小平坦度为-0.061 dB,最大平坦度为0.032 dB,接近理想平坦度0 dB。在5 GSa/s实验平台上进一步验证表明,基于SVR-LWL的预校准器在校正FI-DAC系统中峰值型幅频误差方面,相较其他算法表现出更高的精度与有效性。

关键词: 频率交织数模转换器;支持向量回归-局部加权学习;峰值非线性幅频预校准器

中图分类号: TN911

文献标识码: A

国家标准学科分类代码: 510.50

Pre-correction of peak amplitude-frequency nonlinear distortions in FI-DAC

Liu Shengjian Liu Liansheng Zhang Yiwei Peng Yu

(School of Electronic and Information Engineering, Harbin Institute of Technology, Harbin 150000, China)

Abstract: The output bandwidth of the arbitrary waveform generator (AWG) is limited by the bandwidth of the digital to analog converter (DAC). The frequency interleaved DAC (FI-DAC) could enhance bandwidth enhancement effectively. However, non-ideal characteristics of analog components cause peak amplitude frequency errors in the edge frequency bands of FI-DAC. These errors reduce the flatness of the output signal and degrade system performance. To address this issue, this article proposes an improved FI-DAC precalibrator that focuses on addressing the peak nonlinear amplitude frequency errors. Firstly, the linear phase error between the two channels of the FI-DAC is calibrated. Secondly, the algorithm utilizes support vector regression (SVR) to realize a precalibrator by formulating a regression model for the initial calibration of amplitude frequency errors. Thirdly, the algorithm integrates locally weighted learning (LWL) to assign adaptive weights to the edge frequency band. Finally, with a single-channel DAC sampling rate of 1.25 GSa/s, the application of the FI-DAC achieves an output bandwidth of 850 MHz, improving the signal output frequency range. Experimental results show that the minimum flatness within the passband is -0.061 dB, and the maximum flatness is 0.032 dB, which is close to the ideal flatness of 0 dB. Further validation is conducted on the 5 GSa/s experimental platform. Compared with other algorithms, the SVR-LWL precalibrator achieves higher accuracy in calibrating peak amplitude frequency errors in the FI-DAC.

Keywords: frequency interleaved digital-to-analog converter; support vector regression-locally weighted learning; peak nonlinear amplitude frequency precalibrator

0 引言

任意波形发生器 (arbitrary waveform generator, AWG) 广泛应用于多种测试需求信号的生成,提升 AWG 的输出带宽和信号质量变得尤为重要。然而,AWG 的最大输出带宽受到数模转换器 (digital-to-analog converter, DAC) 的模拟带宽限制^[1-6]。根据奈奎斯特定理,输出信号的模拟带宽被限制为 DAC 采样率的 $1/2$ ^[7-9]。虽然当前芯片设计技术的进步能够提高 DAC 带宽,但是当前的半导体制造工艺面临着速度和精度的物理极限。为了突破这一限制,相关研究提出了多 DAC 并行架构^[10-11],以间接提高采样率,从而实现更大的模拟带宽输出。

其中,Pupalaikis^[12]首次提出了频率交错数模转换器 (frequency interleaved digital-to-analog converter, FI-DAC) 架构。FI-DAC 系统采用信号分离方法,将信号划分为高频部分和低频部分,经过处理后再将信号合并,从而实现信号带宽的提升^[13-15]。然而,模拟滤波器的非理想特性会引入非线性幅频误差与线性相位误差,虽然线性相位误差可以通过延时滤波器滤波校准,但在高频和低频信号的边缘区域,峰值误差会显著影响输出信号的平坦度^[16-17]。

已有研究主要围绕数字预校准器的设计进行幅频误差校正,并提出了多种方法。Chen 等^[18-19]提出了基于 OFDM 的误差测试方法,利用预校准器校正 FI-DAC 系统中幅频误差。该研究进一步探讨了 QPSK、PAM 以及光学调制信号的幅频和相频误差校正方案,并强调通过预校准器补偿输出功率谱,以实现平坦的频谱输出。Che 等^[20]提出使用 Volterra 非线性均衡 (volterra nonlinear equalization, VNE) 技术来补偿发射端驱动器的非线性失真,从而实现误差后校准。Schmidt 等^[21]通过最小二乘法估计信道特性,利用逆矩阵作为预校准器权重,完成频域补偿。Jyo 等^[22]提出了时域预校准滤波器,置于数字信号分频滤波器之前,用于补偿系统频率特性。因此,现有研究的核心方法是利用数字预校准器进行幅频误差的校正。然而,这些设计未能充分考虑分频特性在边缘频带区域引发的典型峰值幅频误差及其对 FI-DAC 系统输出信号平坦度特性的影响,导致校正效果存在局限性。

为解决 FI-DAC 系统中针对峰值幅频误差的校准问题,设计预校准器的关键在于最小化频率响应与目标频率响应之间的差异。已有相关研究表明,反向传播 (backpropagation, BP) 算法可以通过最小化实际传递函数与理想传递函数之间的误差,有效设计数字低通和高通滤波器,但 BP 算法对高非线性问题的优化能力有限^[23-26]。在锂电池研究中,Pang 等^[27]利用 BP 技术减少估算荷电状态 (state of charge, SOC) 与实际 SOC 之间的

差异,有效验证了 BP 算法在复杂系统中的适用性。但其表现强烈依赖初始参数,难以全面适应 FI-DAC 系统中峰值幅频误差的复杂特性。相比之下,Bianchi 等^[28]的研究采用支持向量回归 (support vector regression, SVR) 技术,在非线性系统中有效降低了估算 SOC 与实际 SOC 之间的差异,展现了 SVR 在高维特征空间下的优越拟合能力。此外,有研究进一步表明了 SVR 技术在误差最小化任务中性能优于 BP 算法,尤其在复杂非线性系统中的拟合精度与稳健性方面表现突出^[8,29-30]。综合来看,SVR 算法因其强大的非线性处理能力、稳健性以及复杂误差特性的良好适应性,是设计针对 FI-DAC 系统的预校准器的最佳选择。SVR 不仅能够有效降低频率响应与目标响应之间的差异,还可以聚焦于边缘频带区域的峰值幅频误差优化,从而显著提升系统平坦性和校准精度。

本文基于上述特点,采用支持向量回归技术优化校准滤波器的设计。同时,结合局部加权学习 (locally weighted learning, LWL) 算法的优势,通过为单个样本点分配不同权重,进一步增强了对系统边缘频带内幅频响应的校准能力^[9]。与现有研究不同,本文首次将 SVR 与 LWL 相结合,提出了一种新颖的幅频误差校准算法。SVR 能够有效处理 FI-DAC 系统中峰值幅频误差的复杂非线性特性,显著提升了校准的精度和鲁棒性。而 LWL 通过为边缘频带内的样本分配合理权重,强化了对关键频段的关注,这是传统方法中未能充分考虑的一个重要问题。相比传统的非迭代加权最小二乘法,SVR-LWL 算法在处理复杂非线性误差时展现出了更高的拟合精度。不同于以往主要依赖频域校准的策略,本文结合了时域和频域的校准方法,进一步提升了校准的灵活性,更好地适应了实际硬件应用的需求。通过上述创新,本文不仅实现了对 FI-DAC 系统全频带及边缘频带的高精度校准,而且在峰值幅频误差的处理上取得了显著优势,从而为 FI-DAC 系统性能的进一步提升奠定了技术基础。

本文提出了 SVR-LWL 方法以构建具有任意频率响应的预校准器,目标是 minimized 滤波器频率响应与目标频率响应之间的差异。通过将预校准器集成到 FI-DAC 系统中进行幅频误差校准,并对系统的全频段和边缘频段进行独立评估,验证了预校准器的有效性。

1 基于 SVR-LWL 的幅频误差预校准器设计

本文聚焦于 FI-DAC 系统的幅频误差预校正器,FI-DAC 架构如图 1 所示,由两个采样率为 f_s 的 DAC 链路组成。

在 FI-DAC 系统中,为了输出每一路对应的模拟信号 $x(t)$,首先要对此信号进行采样,得到其离散时间样本以后量化为数字信号,再通过 DAC 芯片将信号转为模拟电

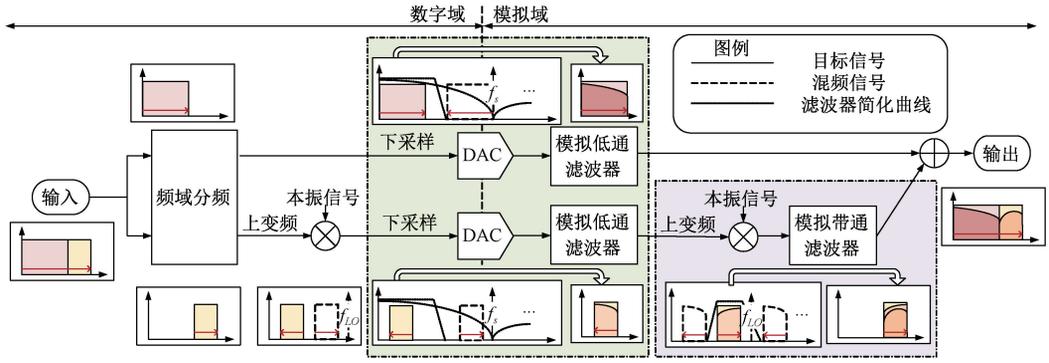


图 1 FI-DAC 系统框图

Fig. 1 Block diagram of the FI-DAC system

压或者电流值,最后通过重构系统恢复出原始目标信号。

设频率分量分布在 $[0, \omega_e]$ 内的宽带数字信号为 $x[n]$, 经过频率 f_s 抽样得到的信号对应频率响应为 $X(e^{j\omega_1})$ 。经过理想频域分频得到的两路信号频率响应如式(1)所示。

$$\begin{cases} X_{h1}(e^{j\omega_1}) = X(e^{j\omega_1})H_{lp}(e^{j\omega_1}) \\ X_{h2}(e^{j\omega_1}) = X(e^{j\omega_1})H_{hp}(e^{j\omega_1}) \end{cases} \quad (1)$$

针对第 2 路的输出信号 $x_{h2}[n]$ 进行下变频操作。首先,将该信号送入数字混频器中进行混频操作来实现频谱搬移,然后,使用数字低通滤波器滤除高频镜像带信号。其中,数字混频器的本振信号数字角频率为 ω_{LO} (取 $\omega_{LO} > \omega_e$),得到的目标下变频信号频率响应如式(2)所示。

$$\begin{aligned} X_{h2}(e^{j\omega_1}) &= X_{h1}(e^{j(\omega_1+\omega_{LO})})H_{dl}(e^{j\omega_1}) = \\ &X(e^{j(\omega_1+\omega_{LO})})H_{hp}(e^{j(\omega_1+\omega_{LO})})H_{dl}(e^{j\omega_1}) \end{aligned} \quad (2)$$

为了使输入 DAC 的数字信号采样率满足各个子 DAC 的采样率要求,需要对两路数字信号分别进行 M 倍降采样处理,两路信号降采样的抽取序列如式(3)所示。

$$\begin{cases} x_l(n) = x_{h1}(Mn) = x_{h1}(n)p(n) = x_{h1}(n) \sum_{i=-\infty}^{\infty} \delta(n - Mi) \\ x_h(n) = x_{h2}(Mn) = x_{h2}(n)p(n) = x_{h2}(n) \sum_{i=-\infty}^{\infty} \delta(n - Mi) \end{cases} \quad (3)$$

分别将抽取序列送入 DAC 芯片中,双颗 DAC 芯片输出的模拟信号 $x_{al1}(t)$ 和 $x_{ah1}(t)$ 的频率响应分别如式(4)和(5)所示。

$$\begin{aligned} X_{al1}(j\Omega) &= f_{sm} \left[\sum_{k=-\infty}^{+\infty} X_l(e^{j(\frac{\Omega}{f_{sm}} - 2k\pi)}) \right] H_{dac}(j\Omega) = \\ \frac{f_{sm}}{M} \left[\sum_{k=-\infty}^{+\infty} X(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) H_{lp}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) \right] H_{dac}(j\Omega) \end{aligned} \quad (4)$$

$$\begin{aligned} X_{ah1}(j\Omega) &= f_{sm} \left[\sum_{k=-\infty}^{+\infty} X_h(e^{j(\frac{\Omega}{f_{sm}} - \frac{2k\pi}{M})}) \right] H_{dac}(j\Omega) = \\ \frac{f_{sm}}{M} \left[\sum_{k=-\infty}^{+\infty} X(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M} + \omega_{LO})}) H_{hp}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M} + \omega_{LO})}) \dots H_{dl}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) \right] H_{dac}(j\Omega) \end{aligned} \quad (5)$$

其中, DAC 芯片零阶保持函数的频率响应为 $H_{dac}(j\Omega)$, 本振信号频率 f_{LO} 与本振信号数字角频率为 ω_{LO} 、数字采样频率 f_s 、DAC 采样频率 f_{sm} 和降采样倍数 M 之间关系满足 $\omega_{LO} = 2\pi f_{LO}/f_s = 2\pi f_{LO}/Mf_{sm}$ 。

使两路信号分别通过模拟低通滤波器 $H_{al}(j\Omega)$ 滤除多余的镜像频率,得到两路模拟基带信号 $x_{a2}(t)$ 和 $x_{ah2}(t)$, 对应频率响应如式(6)、(7)所示。

$$\begin{aligned} x_{a2}(j\Omega) &= X_{al1}(j\Omega)H_{al}(j\Omega) = \\ \frac{f_{sm}}{M} \left[\sum_{k=-\infty}^{+\infty} X(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) H_{lp}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) \right] \times H_{dac}(j\Omega)H_{al1}(j\Omega) \end{aligned} \quad (6)$$

$$\begin{aligned} x_{ah2}(j\Omega) &= X_{ah1}(j\Omega)H_{al}(j\Omega) = \\ \frac{f_{sm}}{M} \left[\sum_{k=-\infty}^{+\infty} X(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M} + \omega_{LO})}) H_{hp}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M} + \omega_{LO})}) \times \dots \times \right. \\ &H_{dl}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) \left. \right] H_{dac}(j\Omega)H_{al2}(j\Omega) \end{aligned} \quad (7)$$

为了将第 2 路模拟基带信号搬移至原来的频带,对 $x_{ah2}(t)$ 进行上变频操作。首先,将 $x_{ah2}(t)$ 送入模拟混频器中进行变频,获得频带在 $[(\omega_e - \omega_{band}/2)f_s, \omega_e f_s]$ 范围的目标信号。此后,经过模拟带通滤波器 $H_{ab}(j\Omega)$ 滤除镜像带信号,得到的目标上变频复原信号频率响应如式(8)所示。

$$\begin{aligned} x_{ah}(j\Omega) &= X_{ah1}(j(\Omega - 2\pi f_{LO}))H_{ab}(j\Omega) = \\ \frac{f_{sm}}{M} \left[\sum_{k=-\infty}^{+\infty} X(e^{j(\frac{\Omega - 2\pi f_{LO}}{Mf_{sm}} - \frac{2k\pi}{M} + \frac{2\pi f_{LO}}{Mf_{sm}})}) H_{hp}(e^{j(\frac{\Omega - 2\pi f_{LO}}{Mf_{sm}} - \frac{2k\pi}{M} + \frac{2\pi f_{LO}}{Mf_{sm}})}) \dots \times \right. \\ &H_{dl}(e^{j(\frac{\Omega - 2\pi f_{LO}}{Mf_{sm}} - \frac{2k\pi}{M})}) \left. \right] H_{dac}(j(\Omega - 2\pi f_{LO})) \times \dots \times \\ &H_{al2}(j(\Omega - 2\pi f_{LO}))H_{ab}(j\Omega) = \end{aligned}$$

$$\frac{f_{sm}}{M} \left[\sum_{k=-\infty}^{+\infty} X(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) H_{hp}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) H_{dl}(e^{j(\frac{\Omega - 2\pi f_{LO}}{Mf_{sm}} - \frac{2k\pi}{M})}) \right] \times H_{dac}(j(\Omega - 2\pi f_{LO})) H_{al2}(j(\Omega - 2\pi f_{LO})) H_{ab}(j\Omega) \quad (8)$$

最终将得到的两路模拟信号合路相加,得到宽带复杂信号 $y(t)$,如式(9)所示。

$$Y(j\Omega) = x_{al2}(j\Omega) + x_{ah}(j\Omega) = \frac{f_{sm}}{M} \left[\sum_{k=-\infty}^{+\infty} X(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) H_{lp}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) \right] H_{dac}(j\Omega) H_{al1}(j\Omega) + \frac{f_{sm}}{M} \left[\sum_{k=-\infty}^{+\infty} X(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) H_{hp}(e^{j(\frac{\Omega}{Mf_{sm}} - \frac{2k\pi}{M})}) H_{dl}(e^{j(\frac{\Omega - 2\pi f_{LO}}{Mf_{sm}} - \frac{2k\pi}{M})}) \right] \times H_{dac}(j(\Omega + 2\pi f_{LO})) H_{al2}(j(\Omega + 2\pi f_{LO})) H_{ab}(j\Omega) \quad (9)$$

对式(9)对应的宽带复杂信号 $y(t)$ 进行分析,低频与高频子路信号需要分别通过数字低通滤波器 $H_{dl}(e^{j\omega})$,模拟低通滤波器 $H_{al1}(j\Omega)$ 、 $H_{al2}(j\Omega)$ 以及模拟带通滤波器 $H_{ab}(j\Omega)$ 以实现目标信号的有效输出,该过程对应的模拟滤波器特性响应,如式(10)~(13)所示。

$$H_{dl}(e^{j\omega}) = \begin{cases} A_1(\omega) e^{-j\omega\tau_1}, & 0 \leq |\omega| \leq \frac{\omega_{band}}{2} + \omega_{LO} - \omega_c \\ 0, & \text{其他} \end{cases} \quad (10)$$

$$H_{al1}(j\Omega) = \begin{cases} A_2(\Omega) e^{-\frac{j\Omega\tau_{L2}}{f_{sm}}}, & 0 \leq |\Omega| \leq \frac{\Omega_s}{2} \\ 0, & \text{其他} \end{cases} \quad (11)$$

$$H_{al2}(j\Omega) = \begin{cases} A_2(\Omega) e^{-\frac{j\Omega\tau_{H2}}{f_{sm}}}, & 0 \leq |\Omega| \leq (\omega_{LO} + \frac{\omega_{band}}{2} - \omega_c) f_s \\ 0, & \text{其他} \end{cases} \quad (12)$$

$$H_{ab}(j\Omega) = \begin{cases} A_3(\Omega) e^{-\frac{j\Omega\tau_3}{f_{sm}}}, & (\omega_c - \frac{\omega_{band}}{2}) f_s \leq |\Omega| \leq \omega_a f_s \\ 0, & \text{其他} \end{cases} \quad (13)$$

式中: A_1 、 A_2 、 A_3 为滤波器模块影响输出信号幅频特性的关键参数。如图 1 所示,输出频率响应中的浅黄色区域代表理想输出,其与输入信号的频率响应保持一致且保持平坦特性;而深黄色区域则表征实际输出信号的频率响应。

由式(10)~(13)所知,此时两路的线性时延差为:

$$T = \tau_3 + \tau_{H2} + \frac{\tau_1}{M} - \tau_2 \quad (14)$$

式中: τ_3 是模拟带通滤波器带给第 2 路的理想时延; τ_{H2} 是模拟低通滤波器带给第 2 路的理想时延; $\frac{\tau_1}{M}$ 是数字低通滤波器带给第 2 路的理想时延; τ_2 是模拟低通滤波器带给第 1 路的理想时延。

在实际系统中,线性时延分为整数时延与分数时延

两部分,其中,整数时延补偿可以通过丢点或者补零实现,而分数时延补偿通过分数时延滤波器来实现分数时延的校准,理想分数时延滤波器的频率响应如式(15)所示。

$$H(e^{j\omega}) = e^{-jD\omega} \quad (15)$$

其中, D 是设计理想分数时延滤波器的分数时延值,其经过傅里叶反变换的离散时域表达式如式(16)所示。

$$h(n) = \frac{1}{2\pi} \int_{-\pi}^{\pi} e^{-jn\omega} d\omega = \frac{\sin(\pi(n-D))}{\pi(n-D)} \quad (16)$$

由式(16)可知,理想分数时延滤波器的时域响应是无限长的序列,然而在实际应用中难以实现无限长的序列的滤波,因此使用窗函数设计法对时域进行截断对分数时延滤波器十分重要,如今通常使用 Blackman 窗来实现分数时延滤波器的时域截断,Blackman 窗在常见的窗函数中拥有具有最小的通带,但是其通带内的波动是最小的,其设计出的分数延时滤波器具有良好的线性相位特性,同时幅频响应波动小,不会影响子带的幅频响应。

DAC 的零阶保持特性与 FI-DAC 系统滤波器的选择性共同影响信号靠近采样频率点及阻带频率附近的幅频特性,具体表现为低频信号和低频信号在边缘带附近以及高频信号接近最高频率位置时出现显著幅频误差。误差严重影响了 FI-DAC 系统输出信号的平坦度,并对通带和边缘频带产生不利影响。具体而言,DAC 的零阶保持特性与滤波器参数 A_1 、 A_2 、 A_3 被识别为影响幅频特性的关键因素。在此基础上进行幅频非线性误差预校正,其流程分为如下 3 个环节。

1) 进行幅频误差估计,通过向 FI-DAC 系统输入一组具有等间隔频率、等幅值和等相位的宽带测试信号 $x_{meas}(t)$ 来实现。该信号覆盖了系统的带宽范围。随后,通过测量系统的输出信号,间接确定其频率响应,如式(17)所示。

$$y(t) = \sum_{k=1}^{N_1} A_k \sin(2k\pi f_{meas} t + \phi_0 + kf_{meas} t_0) \quad (17)$$

式中: ϕ_k 和 A_k 分别表示各频率分量输出所产生的相位误差与幅度误差。

根据信号的功率谱密度,通过将输入信号的自功率谱密度与系统的频率响应相乘,可以得到输出信号的自功率谱密度,如式(18)所示。

$$|H[k]| = \sqrt{\frac{P_{yy}[k]}{P_{xx}[k]}} = \sqrt{\frac{|Y[k]|^2}{|X_{meas}[k]|^2}} = \frac{|Y[k]|}{|X_{meas}[k]|} \quad (18)$$

式中: P_{yy} 和 P_{xx} 分别表示输出信号与输入信号的自功率谱。在获取幅频误差后,预校正器的频率响应如式(19)所示。

$$H_{compm}(j\Omega) = \frac{1}{H(j\Omega)} \quad (19)$$

2) 本文采用 SVR-LWL 算法设计预校正器,其结构如图 2 所示。所提出的幅频误差预校准器等效于 N 阶 FIR 滤波器,如式(20)所示。

$$H(e^{j\omega}) = \sum_{n=0}^{N-1} h(n)e^{-j\omega n} = h(0) + \dots + h(N-1)e^{-j\omega(N-1)} \quad (20)$$

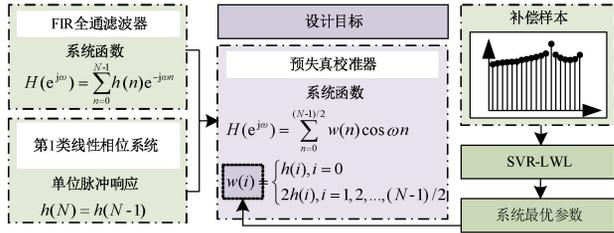


图 2 幅频误差预校准器设计

Fig. 2 Amplitude frequency error precalibrator design

考虑到预校准器的设计目标是构建一个不引入相位误差的幅频预校准器。因此,滤波器必须具有线性相位。为了满足这一要求,冲激响应必须对称,这将牺牲一半的滤波器阶数。此时式(20)可进一步转换为式(21)。

$$H(e^{j\omega}) = \sum_{n=0}^{\frac{N-1}{2}} w(n)\cos n\omega \quad (21)$$

进一步对 ω 进行采样,每个采样点对应 ω_l 。这些点在区间 $(0, \pi)$ 内均匀分布,进而获得式(20)对应解析式。

$$\begin{pmatrix} 1 & \cos\omega_1 & \dots & \cos(\frac{N-1}{2}\omega_1) \\ 1 & \cos\omega_2 & \dots & \cos(\frac{N-1}{2}\omega_2) \\ \vdots & \vdots & \ddots & \vdots \\ 1 & \cos\omega_l & \dots & \cos(\frac{N-1}{2}\omega_l) \end{pmatrix} \begin{pmatrix} w(0) \\ w(1) \\ \vdots \\ w(\frac{N-1}{2}) \end{pmatrix} =$$

$$\begin{pmatrix} H(e^{j\omega_0}) \\ H(e^{j\omega_1}) \\ \vdots \\ H(e^{j\omega_l}) \end{pmatrix} \quad (22)$$

式中: l 表示采样点的数量; $(N+1)/2$ 表示需要确定的参数数量。因此,尽管只需 $(N+1)/2$ 个方程即可求解未知变量 w ,但由于实际方程数量 l 远大于所需方程数量,因此无法获得精确解。本文将 H 用作理想幅频校正滤波器的幅频响应, Y 表示由参数化为 w 的 N 阶滤波器的冲激函数得到的幅频响应。

通过最小化 Y 和 H 之间的均方误差 (MSE), 本文确保误差校正滤波器的频率响应在实际中与目标频率响应高度一致。损失函数 J, H 和 Y 之间关系满足式(23)所示。

$$J = \frac{1}{m} \sum_l |Y(e^{j\omega_l}) - H(e^{j\omega_l})|^2 = \frac{1}{m} \sum_l |e(l)|^2 \quad (23)$$

3) 采用 SVR-LWL 算法优化权重参数 w 以最小化损失函数 J , 其优化过程如图 3 所示。

在 SVR-LWL 计算中,需要设定 ε 的大小。此外,由于数据集中存在小样本峰值数据,采用局部加权算法以重点关注两个小样本峰值。这两个峰值对应于 FI-DAC 系统中高频和低频的边缘频带。随后,计算超出边界频带损失,并通过迭代优化以获得最优参数 w 。

另外,静态时延误差外,射频信号自身的相位抖动也是潜在的精度限制因素。根据本文使用的射频源仪器的相位抖动参数 (Ps 级, $\Delta t_{jitter} \approx 10^{-12}$ s), $0 \sim 850$ MHz 频段相位波动幅度可估算为下式:

$$\Delta\phi = 2\pi f \Delta t_{jitter} \leq 2\pi \times 850 \times 10^6 \times 10^{-12} \approx 5.3 \times 10^{-2} \text{ rad} \quad (24)$$

式中: f 是系统可输出信号的最大频率值。

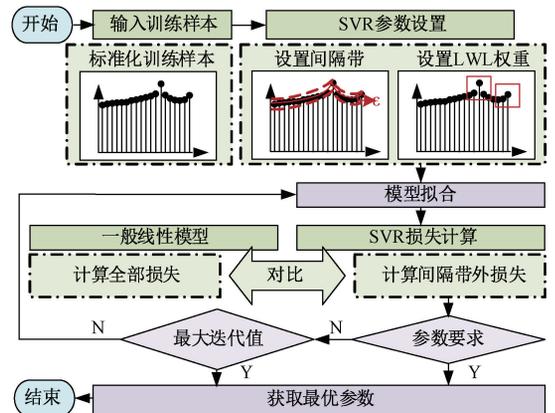


图 3 SVR-LWL 算法流程

Fig. 3 The flowchart of the SVR-LWL algorithm

与本文需校准的静态时延引入的相位误差相比,该抖动所致相位偏差小两个数量级以上;且在多次测量平均或数字滤波后,随机抖动进一步被抑制。因此,时钟相位抖动对整体幅频校准性能影响可视为次要,本文实验与仿真中未对其进行额外校准。

2 实验结果与分析

2.1 预校正器表现分析

各算法拟合效果如图 4 所示,在预校准器的幅频特性分析中,比较了使用 SVR-LWL、BP、Kaiser、Hamming 和频率采样等算法与目标频率响应之间的特性差异。

各算法设计的滤波器均能够成功匹配目标频率响应,其中 SVR-LWL 算法在边缘频带和整个频率范围内的

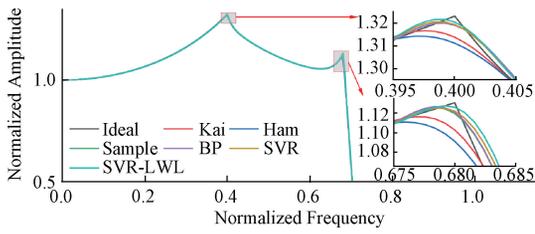


图 4 各算法拟合效果对比

Fig. 4 Comparison chart of each algorithm fitting effectiveness

性能均优于其他算法。

比较了使用不同算法设计的均衡器在全频带的特性如表 1、2 和图 5(a) 所示。由于预校准器的频率响应直接影响 FI-DAC 系统的平坦度, 本文重点关注设计校准滤波器与目标校准滤波器之间误差的最小化。因此, 特别强调均方根误差 (RMSE) 指标。根据 RMSE 指标, SVR-LWL 算法相比 BP 算法提升了 7.9×10^{-5} , 并且在其他算法中表现最优。由于 FI-DAC 系统的分频特性, 500 MHz 对应低频子路与高频子路的边缘带频率, 850 MHz 对应扩展后高频子路的边缘带频率, 对应于图 4 中归一化位置的 0.4 和 0.68。在这些边缘频带位置, 频率响应发生剧烈变化, 使其成为滤波器拟合关键点。

表 1 全带算法性能对比

Table 1 Comparison of full-band algorithm performance

算法名称	MSE	RMSE	MAE	R^2
Kaiser	2.009×10^{-6}	1.417×10^{-3}	5.792×10^{-4}	0.999 7
Hamming	4.328×10^{-6}	2.080×10^{-3}	6.530×10^{-4}	0.999 3
Sample	0.475×10^{-6}	0.689×10^{-3}	3.553×10^{-4}	0.999 9
BP	0.479×10^{-6}	0.692×10^{-3}	3.548×10^{-4}	0.999 9
SVR	0.405×10^{-6}	0.636×10^{-3}	3.524×10^{-4}	0.999 9
SVR-LWL	0.376×10^{-6}	0.613×10^{-3}	3.510×10^{-4}	0.999 9

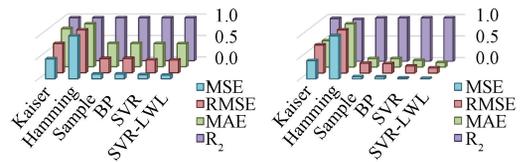
表 2 边缘带算法性能对比

Table 2 Comparison of edge-band algorithm performance

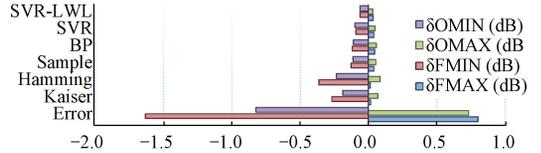
算法名称	MSE	RMSE	MAE	R^2
Kaiser	1.412×10^{-4}	1.188×10^{-2}	0.912×10^{-2}	0.985 1
Hamming	3.344×10^{-4}	1.829×10^{-2}	1.492×10^{-2}	0.964 7
Sample	0.171×10^{-4}	0.413×10^{-2}	0.292×10^{-2}	0.998 2
BP	0.155×10^{-4}	0.394×10^{-2}	0.294×10^{-2}	0.998 4
SVR	0.085×10^{-4}	0.291×10^{-2}	0.232×10^{-2}	0.999 0
SVR-LWL	0.045×10^{-4}	0.213×10^{-2}	0.161×10^{-2}	0.999 5

边缘频带内使用不同算法设计的预校准器频率响应性能的对比分析如图 6 所示。

如图 6(a) 可知, 在 500 MHz 对应的边缘频带位置, SVR-LWL 算法在峰值点的拟合效果优于其他算法。同样地, 由图 6(b) 可知, 在 850 MHz 对应的边缘频带位置, SVR-LWL 算法能够更好地跟随目标频率响应, 对峰值点



(a) 全带算法性能对比 (a) Comparison of full-band algorithm performance
(b) 边缘带算法性能对比 (b) Comparison of edge-band algorithm performance

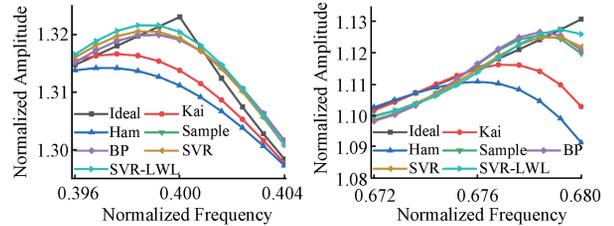


(c) FI-DAC 系统输出平坦度对比 (c) FI-DAC flatness comparison

图 5 各算法性能与平坦度详细对比

Fig. 5 Detailed comparison chart of algorithm performance and flatness

的拟合更加优越且有效。



(a) 500 MHz 处全部拟合效果 (a) Fitting results at 500 MHz
(b) 850 MHz 处全部拟合效果 (b) Fitting results at 850 MHz

图 6 边缘带处各算法拟合效果对比

Fig. 6 Comparison chart of the fitting effects of the edge-band algorithm

通过表 1、2 和图 5(b)、6 可知, SVR-LWL 算法设计的滤波器在边缘频带上的表现远优于 BP、Hamming、Kaiser 等其他算法。SVR-LWL 算法的 RMSE 比 BP 算法高 1.81×10^{-3} , 并且在其他评估指标上也表现出更优的性能。因此, 使用 SVR-LWL 算法设计的误差校正滤波器在全频带设计和 FI-DAC 系统的幅频误差校正中均具有良好效果。

另外, 在相同参数下, 各算法复杂度的比较如表 3 所示。

表 3 算法计算复杂度对比

Table 3 Comparison of algorithm complexity

算法名称	训练复杂度
Kaiser	100
Hamming	100
Sample	1 000
BP	1.61×10^6
SVR	4.02×10^7
SVR-LWL	6.40×10^7

在相同参数条件下,SVR-LWL 与 SVR 算法的训练阶段运算量最大,分别达到 6.40×10^7 次和 4.02×10^7 次量级;BP 网络次之,训练阶段消耗约 1.61×10^6 次运算,仅为 SVR-LWL 的 2.5%。而 Sample 插值法的训练消耗为 1 000 次,Kaiser 和 Hamming 窗函数方法更为轻量,运算量仅为 100 次。因此,窗函数和 Sample 插值方法在计算复杂度上最为轻量,但其对复杂频率响应的拟合能力有限;BP 网络在复杂度和精度之间达到一定平衡;而 SVR-LWL 算法则以最高的复杂度换取了最佳的拟合精度,更适用于高精度校准要求的场景。

2.2 FI-DAC 系统幅频误差预校正结果对比分析

首先,对 FI-DAC 系统的两路通道进行相位延时测量;然后,按照测量结果对低频通道加入分数延时滤波器与丢点模块进行校准,进行两通道延时补偿效果的对比,如图 7 所示。

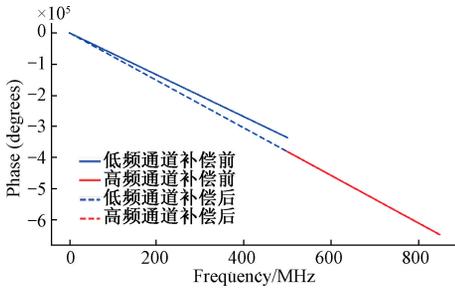


图 7 双通道延时补偿前后对比

Fig. 7 Comparison of dual-channel delay before and after compensation

图 7 对两路 FI-DAC 系统在 0~500 MHz 和 500~850 MHz 频段内的相位-频谱特性进行了对比分析。初始状态下,低频通道与高频通道分别对应时延 $\tau_1 = 1.87 \times 10^{-6}$ s 和 $\tau_2 = \tau_1 + 0.25 \times 10^{-6}$ s,在 500 MHz 处出现明显相位折点;通过在低频通道上额外引入 $\Delta \tau = 0.25 \times 10^{-6}$ s 的补偿后,使两路时延均为 τ_2 ,补偿后相位-频率曲线在整个带宽上无缝衔接,验证了分数延时滤波器与丢点模块在宽带相位均衡中的有效性。

将幅频误差预校准器被集成到 FI-DAC 系统中进行误差校正。其中,预校准器被放置在频域子带模块之前,以执行幅频校正。如图 8 所示,使用一个带宽为 850 MHz 的多音信号对 FI-DAC 系统进行测试,得到输出频率响应。左下角的三维图为由 SVR-LWL 设计的预校准器实现的误差校正响应,该响应在水平方向上对齐,并与理想目标响应高度匹配。此外,与其他算法相比,SVR-LWL 算法在 FI-DAC 系统的边缘频带中表现出更优越的平坦度。

图 9(a) 和(b) 所示分别为 SVR-LWL 和对照算法在边缘频带位置 1 和位置 2 的频率响应。相比 BP 和窗函

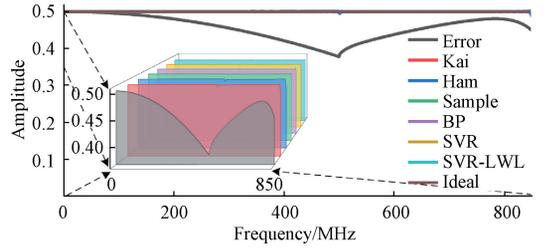


图 8 全频带平坦度对比

Fig. 8 Comparison of flatness of the full frequency band

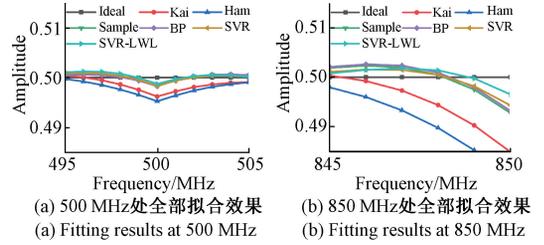


图 9 边缘带区域平坦度详细对比

Fig. 9 Detailed comparison of flatness in the edge-band

数算法,SVR-LWL 表现出更接近理想值的响应。

分别计算全频带和边缘频带范围内的系统输出平坦度表现,重点分析信号幅频特性相对于平均值的偏差。对应结果如表 4 所示,其中,最大平坦度差 δ_{OMAX} 表示边缘频带内 500 和 850 MHz 频率点附近的最大平坦度表现,最小平坦度偏差 δ_{OMIN} 表示边缘频带内的最小平坦度; δ_{FMAX} 和 δ_{FMIN} 分别表示全频带的最大和最小平坦度。与其他算法相比,SVR-LWL 算法设计的校正滤波器将全频带的最大和平坦度的最小值分别提升了 0.768 和 1.57 dB。在边缘频带内,SVR-LWL 算法的 δ_{OMAX} 和 δ_{OMIN} 值分别为 0.031 和 -0.062,相比其他算法最接近理想值 0,显著提升了全频带的平坦度表现。

表 4 FI-DAC 系统输出平坦度性能对比

Table 4 Comparison of FI-DAC flatness performance

算法名称	δ_{FMAX}	δ_{FMIN}	δ_{OMAX}	δ_{OMIN}
理想数据	0	0	0	0
误差数据	0.800	-1.631	0.733	-0.824
Kaiser	0.015	-0.269	0.067	-0.187
Hamming	0.014	-0.363	0.086	-0.233
Sample	0.040	-0.127	0.054	-0.114
BP	0.046	-0.119	0.055	-0.109
SVR	0.039	-0.094	0.049	-0.098
SVR-LWL	0.032	-0.061	0.031	-0.062

进一步在一个 5 GSa/s 的 FI-DAC 系统硬件平台上进行了实验验证,如图 10 所示。实验结果表明,即使训练样本的数量或分布发生变化,算法依然有效。尤其是在 5 GSa/s 的采样率下,与 1.25 GSa/s 采样率场景相比,

算法仍能完成幅频误差的校正任务。这表明算法具有较强的鲁棒性,并能够适应在 FI-DAC 的不同的数据特性和应用环境。

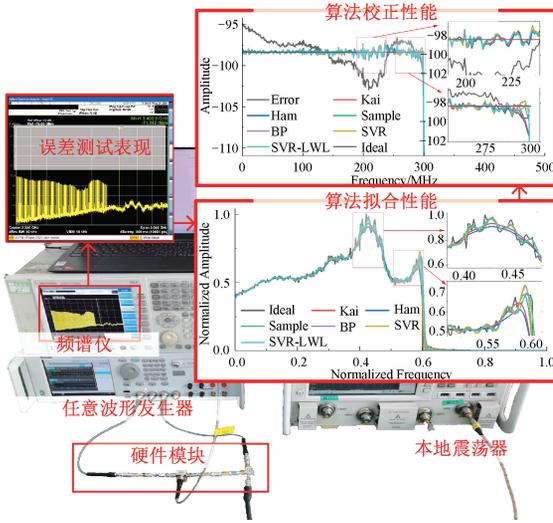


图 10 5 GSa/s FI-DAC 系统硬件测试平台

Fig. 10 The 5 GSa/s FI-DAC hardware test platform

另外,实验进一步证实了该算法在实际应用中的潜在优势,尤其是在高带宽、高速信号处理场景下。通过将时域预均衡器与 SVR-LWL 算法结合,结果表明该方案能有效提升系统性能,满足实际应用的高精度需求。此外,实验结果表明该算法在更高采样率下展现出良好的扩展性,能够适应更高频率及更复杂信号的处理需求。

计算开销的评估结果如表 5 所示。在选择相同为 200 阶的幅频误差预均衡器时,SVR-LWL 算法的指标均优于窗函数设计,BP,SVR 等传统算法。尽管提高拟合精度会增加计算开销,但在相同阶数约束下,SVR-LWL 算法始终展现出显著优势。结合前文所述其在高采样率下的良好扩展性,该算法不仅在处理高频、复杂信号时表现优异,同时在计算效率上也具备显著竞争力。这种“高性能+高效率”的特性,使得 SVR-LWL 算法成为应对高带宽、高速信号处理挑战的一个极具吸引力的解决方案。

表 5 硬件系统中算法性能与输出平坦度对比分析

Table 5 Comparison of algorithm performance and flatness in the hardware systems

算法名称	拟合表现				平坦度表现	
	MSE	RMSE	MAE	R^2	δ_{FMAX}	δ_{FMIN}
理想数据	0	0	0	1	0	0
误差数据	—	—	—	—	-0.391	0.324
Kaiser	0.97×10^{-3}	3.11×10^{-2}	1.63×10^{-2}	9.47×10^{-1}	-0.091	0.246
Hamming	1.20×10^{-3}	3.46×10^{-2}	1.84×10^{-2}	9.34×10^{-1}	-0.086	0.263
Sample	0.59×10^{-3}	2.43×10^{-2}	1.31×10^{-2}	9.68×10^{-1}	-0.127	0.128
BP	0.51×10^{-3}	2.25×10^{-2}	1.37×10^{-2}	9.72×10^{-1}	-0.124	0.087
SVR	0.49×10^{-3}	2.23×10^{-2}	1.36×10^{-2}	9.73×10^{-1}	-0.123	0.090
SVR-LWL	0.39×10^{-3}	1.97×10^{-2}	1.24×10^{-2}	9.79×10^{-1}	-0.120	0.075

3 结论

通过校准幅频误差来提升 FI-DAC 的性能,本文提出了一种基于 SVR-LWL 算法的新方法,用于设计幅频误差预校正器。并在进行相频误差校准后,针对整个频段及频段边缘区域,与 SVR、BP、Kaiser、Hamming 和频率采样法进行了性能对比评估。实验结果表明,基于 SVR-LWL 算法设计的预校正器在校准 FI-DAC 幅频误差方面表现优于其他算法,提供了更高精度的误差校正能力。首先,算法设计假设 FI-DAC 中的频域分频过程是理想的,未考虑滤波器的非理想特性引入的分频误差,未来研究可探索基于时域分频的算法。其次,虽然本研究主要聚焦幅频误差校正,未来可结合相位预失真校正模型,进一步提升系统性能和信号一致性。最后,当前研究针对单一频段的幅频误差校正,未来可扩展至多子带协同校正,解决宽频带信号中的复杂边缘误差问题。

未来的研究将重点建立实际的 FI-DAC 硬件模型,并进一步关注幅频误差校准基础上相频非线性误差的校准问题,探索更高效的非线性相位预均衡方法。此外,将进一步优化相关算法,以提升相频误差的校准精度和整体系统性能。

参考文献

[1] YANG Y, SHEN Z, ZHU X, et al. An FPGA-based low latency AWG for superconducting quantum computers[C]. IEEE International Instrumentation and Measurement Technology Conference, 2021: 1-6.

[2] D'ARCO D M, ANGRISANI L, MONSURRÒ P, et al. High-speed AWG exploiting parallel time interleaved DAC cores[C]. IEEE International Instrumentation and Measurement Technology Conference, 2020: 1-6.

[3] 何冉, 李鹏, 冯姣. 基于 FPGA 和国产射频频收发器的多通道信号源设计与实现[J]. 电子测量技术, 2024, 47(22): 1-9.

HE R, LI P, FENG J. Design and implementation of multi-channel signal source based on FPGA and domestic RF Transceiver [J]. Electronic Measurement Technology, 2024, 47(22): 1-9.

[4] 马家麟, 孙海洲, 任贵珊, 等. 高集成度多种格式并行输出的视频测试信号源研制[J]. 电子测量与仪器学报, 2022, 36(3): 217-223.

MA J L, SUN H ZH, RENG G SH, et al. Implementation of the high-integration video signal-source with the multi-format and parallel-output function [J]. Journal of Electronic Measurement and Instrumentation, 2022, 36(3): 217-223.

[5] 朱江森, 乔孟元, 赵科佳, 等. 基于预失真算法的任

- 意波形发生器校准的研究[J]. 电子测量与仪器学报, 2020, 34(5): 122-126.
- ZHU J M, QIAO M Y, ZHAO K J, et al. Research on calibration of arbitrary waveform generator based on predistortion algorithm [J]. Journal of Electronic Measurement and Instrumentation, 2020, 34 (5): 122-126.
- [6] 邓耀华, 吴黎明, 张力锴, 等. 基于 FPGA 的双 DDS 任意波发生器设计与杂散噪声抑制方法[J]. 仪器仪表学报, 2009, 30(11): 2255-2261.
- DENG Y H, WU L M, ZHANG L K, et al. Design of dual DDS arbitrary wave generator based on FPGA and denoising of spur noise[J]. Chinese Journal of Scientific Instrument, 2009, 30(11): 2255-2261.
- [7] FAKKEL N, MORTAZAVI M, OVERWATTER R W J, et al. A Cryo-CMOS DAC-based 40-Gb/s PAM4 wireline transmitter for quantum computing[J]. IEEE Journal of Solid-State Circuits, 2024, 59(5): 1433-1446.
- [8] 梁杨, 周永军, 蒋淑霞, 等. 基于改进 GWO-SVR 的锂电池 SOH 估计[J]. 电子测量技术, 2023, 46(7): 13-18.
- LIANG Y, ZHOU Y J, JIANG SH X, et al. Lithium battery SOH estimation based on improved GWO-SVR [J]. Electronic Measurement Technology, 2023, 46 (7): 13-18.
- [9] WU D, WANG S. Comparison of road traffic accident prediction effects based on SVR and BP neural network[C]. IEEE International Conference on Information Technology, Big Data and Artificial Intelligence, 2020: 1150-1154.
- [10] 刘科, 田书林, 肖寅东. 基于多路 DAC 伪插值的任意波形合成技术研究 [J]. 仪器仪表学报, 2009, 30(12): 2474-2479.
- LIU K, TIAN SH L, XIAO Y D. Research of arbitrary waveform generation based on pseudo interleaving of multiple DACs [J]. Chinese Journal of Scientific Instrument, 2009, 30(12): 2474-2479.
- [11] 杨雪梅, 肖鹏, 余晓曦, 等. 精密伏秒发生器的研制[J]. 仪器仪表学报, 2019, 40(11): 9-15.
- YANG X M, XIAO P, YU X X, et al. Development of precision volt-second generator [J]. Chinese Journal of Scientific Instrument, 2019, 40(11): 9-15.
- [12] PUPALAIKIS P J. High speed arbitrary waveform generator[P]. US2009189651A1, 2009-07-30.
- [13] WANG Y, LIU S, MENG S, et al. Suppression of aliasing errors introduced by non-ideal mixers and spectrum partitioning methods in the FI-DAC system [C]. IEEE International Instrumentation and Measurement Technology Conference, 2024: 1-6.
- [14] SCHMIDT C, TANZIL V H, KOTTKE C, et al. Digital signal splitting among multiple DACs for analog bandwidth interleaving (ABI) [C]. IEEE International Conference on Electronics, Circuits and System, 2016: 245-248.
- [15] ZHAO W, TIAN S, LIU K, et al. A comprehensive estimation method of phase error in the frequency-interleaving digital-to-analog converter [J]. Electronics Letters, 2023, 59(2): e12707.
- [16] SCHMIDT C, KOTTKE C, TANZIL V H, et al. Digital-to-analog converters using frequency interleaving: Mathematical framework and experimental verification [J]. Circuits, Systems, and Signal Processing, 2018, 37: 4929-4954.
- [17] SCHMIDT C, KOTTKE C, FREUND R, et al. Digital-to-analog converters for high-speed optical communications using frequency interleaving: Impairments and characteristics [J]. Optics Express, 2018, 26(6): 6758-6770.
- [18] CHEN X, CHANDRASEKHAR S, RANDEL S, et al. All-electronic 100-GHz bandwidth digital-to-analog converter generating PAM signals up to 190 GBaud [J]. Journal of Lightwave Technology, 2017, 35 (3): 411-417.
- [19] CHEN X, CHANDRASEKHAR S, PUPALAIKIS P, et al. Fast DAC solutions for future high symbol rate systems [C]. Optical Fiber Communications Conference and Exhibition, 2017: 1-3.
- [20] CHE D, CHEN X, DEAKIN C, et al. 2.4-Tb/s single-wavelength coherent transmission enabled by 114-GHz all-electronic digital-band-interleaved DACs [C]. 49th European Conference on Optical Communications, 2023: 1706-1709.
- [21] SCHMIDT C, KOTTKE C, JUNGnickel V, et al. Enhancing the bandwidth of DACs by analog bandwidth interleaving [C]. Broadband Coverage in Germany, 2016: 1-8.
- [22] JYO T, YAMAZAKI H, NAGATANI M, et al. An 80-Gbaud transmitter using bandwidth interleaving with sideband cancelling method [C]. 48th European Microwave Conference, 2018: 247-250.
- [23] YANG X, LIU K, ZHANG M, et al. Noniterative WLS design of digital FIR filters for aliasing errors cancellation in bandwidth interleaving digital-to-analog converter [J]. IEICE Electronics Express, 2022, 19 (4): 20210507-20210507.
- [24] 王力, 张露露. 基于 IHHO-BP 神经网络的模拟电路故障诊断[J]. 电子测量与仪器学报, 2024, 38(5): 238-248.

WANG L, ZHANG L L. Fault diagnosis of analog circuit based on IHHO-BP neural network [J]. Journal of Electronic Measurement and Instrumentation, 2024, 38(5): 238-248.

- [25] 司垒, 王忠宾, 王浩, 等. 基于惯性传感组件和 BP 神经网络的防冲钻孔机器人钻具姿态解算[J]. 仪器仪表学报, 2022, 43(4): 213-223.

SI L, WANG ZH B, WANG H, et al. Drilling tool attitude calculation of drilling robot for rock burst prevention based on inertial sensing assembly and BP neural network [J]. Chinese Journal of Scientific Instrument, 2022, 43(4): 213-223.

- [26] YANG J, YANG H, YANG X, et al. Optimal design of digital FIR filters based on back propagation neural network[J]. IEICE Electronics Express, 2023, 20(1): 20220491-20220491.

- [27] PANG H, GENG Y, LIU X, et al. A composite state of charge estimation for electric vehicle lithium-ion batteries using back-propagation neural network and extended Kalman particle filter[J]. Journal of The Electrochemical Society, 2022, 169(11): 110516.

- [28] BIANCHI V, STIGHEZZA M, TOSCANI A, et al. An improved method based on support vector regression with application independent training for state of charge estimation [J]. IEEE Transactions on Instrumentation and Measurement, 2023, 72: 2524811.

- [29] HONG H. Landslide susceptibility assessment using locally weighted learning integrated with machine learning algorithms[J]. Expert Systems with Applications, 2024, 237: 121678.

- [30] 王亮, 王一鸣, 侯威, 等. 基于半指数支持向量回归的电力负荷预测[J]. 国外电子测量技术, 2022, 41(12): 164-170.

WANG L, WANG Y M, HOU W, et al. Electricity load forecasting based on half-exp support vector regression[J]. Foreign Electronic Measurement Technology, 2022, 41(12): 164-170.

作者简介



刘胜剑, 2016 年于哈尔滨理工大学获得学士学位, 2020 年于哈尔滨理工大学获得硕士学位, 现为哈尔滨工业大学博士研究生, 主要研究方向为仪器科学与技术、电路与系统、数字信号处理。

E-mail: liushengjian@hit.edu.cn

Liu Shengjian received his B. Sc. degree from Harbin University of Science and Technology in 2016, M. Sc. degree from Harbin University of Science and Technology in 2020, respectively. Now he is a Ph. D. candidate at Harbin Institute of Technology. His main research interests include instrument science and technology, circuits and systems, and digital signal processing.



刘连胜, 分别在 2006 年、2008 年和 2017 年于哈尔滨工业大学分别获得学士学位、硕士学位和博士学位, 现为哈尔滨工业大学教授, 主要研究方向为电子测量、基于 FPGA 的高能效计算技术、故障预测与健康管理等。

E-mail: lianshengliu@hit.edu.cn

Liu Liansheng received his B. Sc. degree, M. Sc. degree, and Ph. D. degree all from Harbin Institute of Technology in 2006, 2008, and 2017, respectively. Now he is a professor and a Ph. D. advisor at Harbin Institute of Technology. His main research interests include electronic measurement, FPGA-based energy-efficient computing technology, fault prognostics and health management, etc.



张益维, 2023 年于哈尔滨工业大学(威海)获得学士学位, 现为哈尔滨工业大学硕士研究生, 主要研究方向为数字信号处理、数字滤波器最优化设计。

E-mail: lianshengliu@hit.edu.cn

Zhang Yiwai received his B. Sc. degree from Harbin Institute of Technology, Weihai in 2023. Now he is a M. Sc. candidate at Harbin Institute of Technology. His main research interests include digital signal processing and optimal design of digital filters.



彭宇(通信作者), 2004 年于哈尔滨工业大学获得博士学位, 现为哈尔滨工业大学电子与信息工程学院教授、院长, 主要研究方向为自动测试技术、虚拟仪器、系统健康管理以及可重构计算。

E-mail: pengyu@hit.edu.cn

Peng Yu (Corresponding author) received his Ph. D. degree from Harbin Institute of Technology in 2004. Now he is a full professor and the dean of the School of Electronics and Information Engineering at Harbin Institute of Technology. His main research interests include automatic test technologies, virtual instruments, system health management, and reconfigurable computing.