DOI: 10. 13382/j. jemi. B2104132

基于 FPGA 的多波束声纳发射机与 接收机模块化设计*

龚泯宇 郭世旭 田皓文

(中国计量大学计量测试工程学院 杭州 310018)

摘 要:为了满足多波束声纳系统中高声源级发射与多通道低噪声采集的需求,同时为了提高发射机与接收机的可扩展性,提出了一种高压脉冲发射模块以及一种多通道 TVG(time variation of gain)采集模块的设计方法,并且采用 FPGA 作为逻辑控制芯 片,在 FPGA 内规划了发射模块与采集模块的触发时序。根据千兆以太网的传输带宽,设计了 IP 报文的数据格式,分析了数据 传输路径,实现了实时数据采集。实验测试表明,在 100 kHz 工作频率下时,发射模块的声源级达到了 200 dB,采集模块的本底 噪声小于 4 μVrms,幅度一致性偏差为-6.94 dB,相位一致性偏差为 0.25°。

关键词:多波束声纳;脉冲发射;多通道采集;模块化设计;FPGA;千兆以太网

中图分类号: TN929.3 文献标识码: A 国家标准学科分类代码: 140.2050

Modular design of multibeam sonar transmitter and receiver based on FPGA

Gong Minyu Guo Shixu Tian Haowen

(College of Metrology and Measurement Engineering, China Jiliang University, Hangzhou 310018, China)

Abstract: In order to meet the requirements of high acoustic source level emission and multi-channel low noise acquisition in multibeam sonar system, and to improve the scalability of transmitter and receiver, this paper introduces the design method of a high voltage pulse transmitter module and a multi-channel data acquisition module with TVG function, and uses FPGA as the logic control chip to plan the trigger timing sequence of the transmitter module and the acquisition module. According to the transmission bandwidth of Gigabit Ethernet, the data format of IP packet is designed, the data transmission path is analyzed, and the real-time data acquisition is realized. The experimental test shows that at the operating frequency of 100 kHz, the sound source level of the transmitter module reaches 200 dB, the background noise of the acquisition module is less than 4 μ Vrms, the amplitude consistency deviation is -6.94 dB, and the phase consistency deviation is 0.25°.

Keywords: multibeam sonar; pulsed emission; multi-channel acquisition; modular design; FPGA; gigabit ethernet

0 引 言

在水下定位与识别的实际工程应用中,声纳系统为 了获得空间分辨能力均基于水听器基阵设计^[1],目前以 多波束为核心技术的声纳系统的研制仍然是水声工程领 域的研究热点之一^[24]。在主动多波束声纳系统中,发射 机产生高声源级脉冲信号的能力是保证声纳作用距离与 探测能力的前提。根据声场的叠加性质,增加各向同性 的发射换能器的个数可以提升空间指向性增益^[56],那么 发射机的通道数将随之增加。同时为了提升多波束声纳 系统的方位分辨率,最主要的方法就是增大阵列的孔 径^[7]。为了避免栅瓣效应^[8],增大孔径会导致阵列中水 听器的数量不可避免地增加,最终导致采集通道数的增 加。随着水声工程领域的发展,人们对多波束声纳系统 的作用距离以及方位分辨率的要求越来越高,需要的发 射与接收通道数也越来越多^[9],那么对主动多波束声纳 系统的发射机与接收机进行模块化设计将有着重要的意 义与价值。

近年来,大量研究人员在发射机与接收机的设计中

收稿日期: 2021-04-06 Received Date: 2021-04-06

^{*}基金项目:国家自然科学基金青年基金(11904346)、浙江省自然基金青年基金(LQ19A040004)项目资助

做出了巨大的贡献。Kazimierczuk^[10]分析了 D 类功率放 大器在不同开关频率以及不同负载下的性能,得到了功 率放大器性能参数的解析方程。Budihardjo 等^[11]对功率 MOSFET 电路设计中常用的 SPICE 模型进行了精确地评 估与验证。针对加快功率 MOSFET 的开关速度以及降低 开关损耗的问题, Hwu 等^[12]推出了高效的 low-side 门级 驱动电路的设计方法, Ali 等^[13]采用分立元件设计了 High-side 高频门级驱动电路。为了提高功放电路的功率 传递效率,Hurley^[14]详细地介绍了开关电路中的推挽式 高频变压器的设计方法。Mathams^[15]分析了水声换能器 的信号传递特性,介绍了一种采用无源网络进行阻抗匹 配的方法。李志舜^[16]研究了海水中的声传播特性,给出 了发射机声源级的计算方法,球面波模型下的声传播损 失计算方法,为接收机中的 TVG 电路的设计提供了理论 基础。杨广利等^[17]基于虚拟仪器技术,通过 NI 数据采 集卡机后续的信号调理电路产生主动声纳信号的方法, 设计了一种便携式声纳信号发射机。杨成等[18] 基于 FPGA 设计了一种多波束成像声纳系统,其接收机各通 道的最大增益偏差为1.14 dB,各通道的相位最大偏差为 7°。阚成良^[19]研制了 AUV 载多波束声纳接收系统硬件 平台,相位一致性误差小于±1°。尹家亮^[20]设计了一种 多波束测深声纳多通道接收机,通过器件的选型与电路 设计,其各通道的相位一致性为±1°。田皓文等^[21]基于 FPGA 设计了针对声学相机中低频传声器的低噪声多通 道采集模块,并通过千兆以太网实现了上下位机之间的 实时数据交互。

本文以水下 165~200 m 距离范围内进行目标定位 的多波束声纳系统为背景,针对 32 元均匀接收线阵以及 2×5 元均匀发射矩形阵,设计了一种高压脉冲发射模块 与多通道 TVG 采集模块,基于 FPGA 实现了发射与接收 之间的时序控制,并且通过 FPGA 中预先配置的 TVG 曲 线对回波信号进行幅度补偿。根据千兆以太网的传输带 宽,通过规划采集数据流动路径以及上行 IP 报文的设 计,实现了采集数据的实时上传。

1 硬件设计

1.1 硬件系统总体设计

图 1 所示为发射与接收控制系统的总体硬件结构, 其中发射机由 10 个发射模块组成,接收机由 8 个采集模 块组成。首先,发射模块对供电电源以及 FPGA 的逻辑 驱动信号进行了电学隔离,有效地防止了大功率信号对 接收机与 FPGA 的干扰,同时采用了 MOSFET 驱动电路 驱动功率放大器,降低功率 MOS 开关损耗的同时,加快 了开关速度,并通过与发射换能器进行阻抗匹配实现发 射模块中功率的高效传递。其次,采集模块通过前置放 大器对水听器的输出信号进行一级放大,采用高阶模拟 带通滤波器提高信噪比,VGA按照 FPGA内规定的 TVG 增益曲线规律地改变二级放大倍数,ADC对调理后的多 路模拟信号进行同步采集,通过 SPI将转换数据的读取 到 FPGA内。最后 FPGA通过 GMII 控制千兆以太网芯 片 88E1111,实现了与上位机的高速数据交互。



Fig. 1 The overall framework of hardware system

1.2 发射机模块化设计

单个发射模块的硬件结构如图 2 所示,主要由 DC-DC 隔离电源、光电耦合器、MOSFET 驱动器、开关功率放 大器以及阻抗匹配电路构成。



Fig. 2 The hardware structure of transmitting module

由于发射模块在工作时会产生连续的大功率脉冲信号,因此在设计发射模块时,采用12与48V的DC-DC隔离电源实现与总供电电源的电学隔离,以及采用P118的光电耦合器实现与逻辑控制系统的电学隔离。发射机需要实现200dB声源级频率为100kHz的CW脉冲生成, DI_r表示发射指向性增益,取值为10dB,式(1)表示声纳系统的发射声源级SL与电功率P_的关系^[16]。

 $SL = 170.7 + 10 \lg P_e + 10 \lg \eta + DI_{\tau}$ (1) 式中: η 表示电声转换效率,取值为 50%。根据式(1)求 得 P_e为170.3 W,再考虑上变压器效率以及 MOSFET 上的能量损耗,实际需要达到的功率至少为1.5 倍的 P_e。为了提高功率放大的效率,发射模块采用开关功率放大器结构,通过功率 MOS 管 Q1、Q2、Q3、Q4 组成的全桥逆变电路输出交变的方波信号。MOSFET 导通时一般 V_{DS}为2 V,单电源供电为48 V,那么当 MOSFET 工作在导通时,其最大漏极电流 I_{Dmax}为:

$$I_{D_{\text{max}}} = \frac{1.5P_{e}}{48V - 2V_{DS}}$$
(2)

那么每只功放管的最大电流 $I_{D_{max}}$ 为 5.9 A。根据上 述分析选取了型号为 D444 功率 MOS 管, D444 的漏源最 大电压 $V_{DS_{max}}$ 为 60 V, 开启电压 $V_{GS(th)}$ 为 2.4 V, 栅电荷 Q_g 为 7.5 nC, 最大漏极电流 $I_{D_{max}}$ 为 15 A。

为了减小功率 MOS 管的开关损耗,并进一步提高开 关速度,设计了 MOSFET 驱动电路。发射机的工作频率 为 100 kHz,则 MOSFET 的导通时间为 5 μs,那么驱动电 路提供的栅电流 *I*,应满足式(3):

$$I_s > \frac{Q_g}{5 \ \mu s} = \frac{7.5 \ nC}{5 \ \mu s} = 1.5 \ mA$$
 (3)

因此驱动电路采用了两片型号为 IR2113S 的 MOSFET 驱动芯片,其低压侧兼容 CMOS 以及 TTL 电平, 高压侧的工作电压可达 500 V,提供最大 4 A 的工作电 流,工作频率最高可达 500 kHz。通过 HIN、LIN、SD 逻辑 信号的控制,驱动电路配合功放电路可以产生 100 kHz 的高压交变方波。由于超声换能器为容性负载,当功放 电路输出的方波信号通过谐振频率为 100 kHz 的换能器 时,方波中的高次谐波将会衰减,最终可以得到 100 kHz 正弦波形式的声波信号。

为了提高超声换能器获得的有功功率,在功放电路 的输出端以及换能器的输入端需要设计阻抗匹配电路, 图 3 所示为发射模块的阻抗匹配网络,采用变压器加串 联电感构成了单峰调谐匹配电路^[22]。根据式(4)求得变 压器初级电阻 *R*/为 3.79 Ω。



Fig. 3 Single peak impedance matching network

通过阻抗分析仪可以测得发射换能器在 100 kHz 处 的电导 G_L 为 32. 78 μ S,电纳 B_L 为 92. 90 μ S,根据式(5) 求得换能器的等效串联电阻 R_L 为 3 377. 66 Ω_o

$$R_L = \frac{G_L}{G_L^2 + B_L^2} \tag{5}$$

那么可以得到变压器次级线圈匝数 n₂ 与初级线圈 匝数 n₁ 的比值为 30。最后根据式(6)得到串联匹配电 感 *L*′为 15.24 mH。

$$L' = \frac{1}{\omega_0} \frac{B_L}{G_L^2 + B_L^2}$$
(6)

1.3 接收机模块化设计

采集模块的总体硬件结构如图 4 所示,采集模块主要由前置放大器、带通滤波器、可变增益放大器、模数转换器组成。声纳系统的工作频率 f_0 为 100 kHz,平面活塞式水听器的接收灵敏度 S_R 为-180 dB,最大作用距离 D_{max} 为 200 m,最小作用距离 D_{min} 为 165 m,发射声源级 SL 为 200 dB,接收指向性增益 DI_R 为 10 dB,采用水下球面波衰减模型^[16],根据式(7)求得 TVG 动态范围为 39 dB。



图 4 采集模块硬件结构

Fig. 4 The hardware structure of acquisition module

$$TVG_{range} = 2\left(20 \lg \frac{D_{max}}{D_{min}} + 0.036 f_0^{1.5} (D_{max} - D_{min}) 10^{-3}\right)$$
(7)

固选取 HMC960 作为采集模块的可变增益放大器, HMC960 支持频率为 100 mHz 内的两路信号 0~40 dB 的 增益变化,增益变化的最小步进为 0.5 dB,修改增益的最 小时间间隔为 2 μs,通过 SPI 修改 HMC960 内部的增益 控制器可以实现动态的 TVG 补偿。

设 ADC 的采样位数为 16 bit,参考电压为 4.096 V, 探测物体的最小目标强度 TS_{min} 为-15 dB,最大目标强度 TS_{max} 为 25 dB,最大工作距离处的双程声衰减 TL_{max} 为 106.45 dB,根据式(8)求得采集模块的前放输入端最小 电压有效值 V_{Emin} 为 26.76 μ V,同时可得到 V_{Emax} 为 100 V_{Emin} 。

$$V_{Emin} = 10^{\frac{S_R + SL + DI_R + TS_{min} - TL_{max}}{20}}$$
(8)

根据式(9)^[23]求得 V_{in} 。

 $V_{in} = \max\{V_{ref} / 100\sqrt{2}, 2^{11.5 - N_{ad}} \times V_{ref}\}$ (9)

ADC 输入的模拟信号电压有效值至少为 V_{in},那么可 以求得整个调理电路的放大倍数至少为 76.60 dB,因此 前置放大器的放大倍数为 37.60 dB。为了满足了大输入 阻抗与高共模抑制比的性能需求,第1级的前置放大电路采用了由3个ADA4625-1运算放大器组成的差分仪表放大器。其中ADA4625-1为JFET型运算放大器,拥有超高的输入阻抗,并且输入等效噪声为3.3 nV/√Hz,工作带宽为16 mHz,86°的相位裕度有效地预防了自激振荡的产生。

采集模块的输入信号经过一级放大后,其中夹杂的 噪声信号也将同时得到增益,由于系统工作在窄带条件 下,所以采用带通滤波器进行第2级的信号调理。为了 得到平坦的通带,以及陡峭的阻带,级联了3个图5所示 的 Butterworth 型二阶多路反馈带通滤波器^[24]。



图 5 二阶多路反馈滤波器 Fig. 5 Second-order multiple feedback filter

其中,运算放大器选择了输入等效噪声为 1.9nV/ $\sqrt{\text{Hz}}$ 的LT6233,根据式(10),可以求得每一级的 R_1 、 R_2 、 R_3 以及 C_o

$$\begin{cases} f_0 = \sqrt{(R_1 + R_2)/(R_1 R_2 R_3)}/(2\pi C) \\ A(jf_0) = -R_3/R_1 \\ Q_B = \sqrt{(R_1 + R_2)R_3/(R_1 R_2)}/2 \end{cases}$$
(10)

图 6 所示为采集模块带通滤波器的幅频响应,图 7 所示为对应的相频响应,可以看出级联的带通滤波器的 通带带宽为 30 kHz,理想情况下,通带增益为 0 dB,在 100 kHz 处的相位偏移为 0°。



图 6 级联滤波器幅频响应

Fig. 6 Cascade filter amplitude frequency response



图 7 级联滤波器相频响应 Fig. 7 Cascade filter phase frequency response

LTC2324-16,其内部集成了 4 个并行的 16bit SAR ADC, 采样率最高可达 2 Msps,兼容 CMOS 与 LVDS 的 Serial SPI,拥有低温漂的内部 4.096 V 参考电压源,以及低功 耗的睡眠模式。本文设计的采集模块中,ADC 工作在 1 Msps 的采样率下。

2 软件设计

2.1 软件系统总流程

图 8 所示为整个系统的总体软件流程,系统在上电 后会进行全局复位以及 FPGA 时钟的初始化,首先, FPGA 在加载完 FLASH 中的程序后向各个接收模块发送 睡眠指令,使得系统工作在低功耗模式;其次,当上位机 通过千兆以太网发送启动指令时,FPGA 将控制各个模 块的 HIN、LIN 以及 SD 信号实现 100 kHz 的 CW 脉冲发 射,同时 FPGA 会根据 TVG 曲线控制采集模块中的 VGA 实现 TVG 补偿,将从 ADC 中读取到的转换数据缓存入 片内 FIFO;最后,当 FIFO 缓存的数据量到达阈值时, FPGA 将 FIFO 中的数据读出组成一帧 IP 报文,通过千兆 以太网实时发送至上位机。

2.2 发射机驱动程序设计

发射模块控制时序如图 9 所示,发射机通过 HIN、 LIN、SD 3 个逻辑信号控制,其中 SD 为高电平有效的片 选信号。那么当 HIN 为高且 LIN 为低时,Q1 与 Q4 将会 导通。当 HIN 为低且 LIN 为高时,Q2 与 Q3 将会导通, 为了避免 Q1、Q2、Q3、Q4 同时导通本文设置了 0.5 μ s 的 死区时间,那么当 SD 为高时, u_o 与 HIN 和 LIN 的时序关 系如图 9 所示,其中, U_m 为最大输出电压峰值。那么当 FPGA 退出低功耗模式后立即拉高 SD,并按照图 9 的时 序连续发送 20 个脉冲,发送完毕后拉低 SD,相邻两个 SD 上升沿的间隔为 266.67 ms。

根据上述分析, ADC 选取了四通道同步采集的



图 8 软件流程框图 Fig. 8 Software flow diagram

2.3 接收机驱动程序设计

首先,FPGA上电后在拉低 SCK 的同时,控制 CNV 信号连续的发送 4 个高电平脉冲,将采集模块配置为睡 眠模式;其次,当 FPGA 接收到上位机下达的启动指令 后,发送 1 个 CNV 高电平脉冲,唤醒所有采集模块的 ADC,在等待 50 ms 的唤醒时间后,系统退出低功耗模 式;最后,当系统进入工作模式时,FPGA 将按照图 10 所 示的 TVG 曲线通过 HMC960 的 SPI 接口修改其内部的 第 3 寄存器中的增益倍数,TVG 补偿周期为 266.67 ms, 同时 FPGA 以 1 mHz 的频率输出 CNV 脉冲,通过 SPI 并 行读取每个采集模块的转换数据,并将数据保存在 FIFO 中。

2.4 IP 报文设计与数据流分析

为了方便上位机进行数据解析,每个 IP 报文携带 4B 的帧头信息与 4B 的包计数信息以及 32 个通道 16 个 连续采样点的数据,整个 IP 包结构如图 11 所示,可以得



Fig. 10 TVG compensation curve

到发送1024 B采样数据的时间实际为8.624 μs,那么实际的数据上行速率为113.23 MB/s。



Fig. 11 IP message design

在系统进入工作模式后, FPGA 端口每1μs 将会输入 64 B 的数据,系统的数据输入速率为 61.04 MB/s,那 么将 FIFO 的深度设置为 1 024 B,阈值设置为 1 024 B 即 可满足实时数据传输需求^[21]。

3 性能测试

3.1 发射机声源级测试

图 12 所示为采用自由场比较法在消声水池中测试 发射机声源级的示意图,采用行走机构将发射换能器基 阵与标准水听器摆放在相距1 m 处。



Fig. 12 Transmitter sound source level measurement

通过发射机激励基阵发射出 100 kHz 的 CW 脉冲, 调整标准水听器的位置使得输出电压的峰峰值最大,根 据式(11)可以计算出发射基阵的声源级 L_{sp}。

$$L_{SP} = 20 \lg U_{FP} - S_0 \tag{11}$$

其中, U_{FP} 为标准水听器输出的回波电压有效值,实 验采用的标准水听器的灵敏度 S_0 为-177 dB。标准水听 器采集到的波形如图 13 所示,得到 U_{FP} 为 14.35 V,计算 得到发射基阵的声源级 L_{SP} 为 200.14 dB。







3.2 接收机本底噪声测试

将接收机的 32 个通道的每个前放的输入端进行短接,禁用发射以及 TVG 功能,接收机连续地采集本底噪声并通过千兆以太网上传至 PC。第 30 个通道的输入端本底噪声的频率谱如图 14 所示,可以看到通带内本底噪声保持在-109 dB 以下,阻带较为平坦。

当基阵发射声源级为 200.14 dB 时,工作在 200 m



图 14 本底噪声频率谱

Fig. 14 The frequency spectrum of background noise

处的采集模块的输入最小电压有效值 V_{Emin} 为 27.20 μV,采集系统32个接收通道的输入端本底噪声的 均方根值如图15 所示,输入端的噪声均小于4 μV,那么 系统的本底噪声将不会淹没回波信号。



Fig. 15 The RMS of receiver's background noise

3.3 接收机相位与幅度一致性测试

将 32 个通道接入同一个信号源,信号源配置为发射 频率 100 kHz,峰峰值为 50 mV 的连续正弦波,同时禁用 TVG 功能。100 kHz 处各个通道的幅度增益系数如图 16 所示。以 13 通道作为参考通道时各个通道间与参考通 道的相位差如图 17 所示。得到幅度一致性偏差为 -6.94 dB,相位差小于 0.25°。



图 16 接收机幅度一致性测量

Fig. 16 The Measurement of receiver's amplitude consistency



图 17 接收机相位一致性测量

Fig. 17 The measurement of receiver's phase consistency

接收机各通道的相位幅度一致性是影响定位精度的 关键因素,因此要求各通道间的相位和幅度有较小一致 性偏差。通过与国内现有的多波束声纳硬件系统相关性 能对比[18-20],本文设计的声纳系统在相位与幅度一致性 方面上均优于已有多波束声纳系统。

结 论 4

本文以水下 165~200 m 距离范围内进行目标定位 的多波束声纳系统为背景,针对 32 元均匀接收线阵与 2×5元矩形发射阵,详细阐述了多波束声纳中发射机与 接收机的硬件系统模块化设计方法,并基于 FPGA 实现 了对发射机与接收机的时序控制,通过千兆以太网实现 了采集数据的实时上传。经实验证明,本文设计的发射 机实现了 200.14 dB 的高声源级发射,接收机的输入端 本底噪声小于4 μVrms,幅度一致性偏差为-6.94 dB,相 位一致性偏差小于 0.25°, 满足了设计背景的需求, 且在 相位与幅度一致性方面优于国内现有的多波束声纳硬件 系统。同时,由于发射机与接收机采用了模块的设计思 想,为提升多波束声纳电子系统的可拓展性和计算性能, 提供了一种技术解决方案。

参考文献

- [1] VAN TREES H L. Optimum Array Processing Part iv of Detection, Estimation, and Modulation Theory [M]. Hoboken: John Wiley & Sons, 2002.
- 袁龙涛. 相控阵三维摄像声纳系统信号处理关键技 [2] 术研究[D]. 杭州:浙江大学, 2013.

YUAN L T. Research on key technologies of signal processing for phased array three-dimensional imaging sonar system[D]. Hangzhou: Zhejiang University, 2013.

郝梦华,陈为刚,杨晋生.基于浅海多径时延的复合 [3] 码水声测距研究[J]. 电子测量与仪器学报, 2020, 34(7): 119-127.

HAO M Y, CHEN W G, YANG J SH. Research on

underwater acoustic ranging with composite code using multipath delay in shallow sea [J]. Journal of Electronic Measurement and Instrumentation, 2020, 34 (7): 119-127.

[4] 梁涛,杨波,朱敏,等.基于波束形成的均匀方阵虚 拟基元定位方法[J]. 仪器仪表学报, 2021, 42(2); 266-274. LIANG T, YANG B, ZHU M, et al. A virtual element

location method for uniform square array based on beamforming [J]. Chinese Journal of Scientific Instrument, 2021, 42(2): 266-274.

- [5] 阎福旺,刘载芳,荣新光,等.现代声纳技术[M]. 北京:海洋出版社,1998:46-84. YAN F W, LIN Z F, YONG X G, et al. Modern Sonar Technology [M]. Beijing: China Ocean Press, 1998:46-84.
- [6] 关迪聆,张承云,梁龙腾,等.基于重叠复合线列阵 的幅度加权指向性研究[J]. 电子测量技术, 2018, 41(17): 26-31. GUAN D L, ZHANG CH Y, LIANG L T, et al. Research of amplitude weighting based on overlapping multiple line array [J]. Electronic Measurement Technology, 2018, 41(17): 26-31.
- 张小平. 高分辨率多波束成像声呐关键技术研究[D]. [7] 哈尔滨:哈尔滨工程大学,2005. ZHANG X P. A key techniques study for high resolution muti-beam imaging sonar [D]. Harbin : Harbin Engineering University, 2005.
- 田坦,刘国枝,孙大军. 声纳技术 [M]. 哈尔滨: 哈尔 [8] 滨工程大学出版社, 2000: 66-118. TIAN T, LIU G ZH, SUN D J. Sonar Technology [M]. Harbin: Harbin Engineering University Press, 2000: 66-118.
- [9] 李文强,李鹏,姜路,等.基于凸优化算法的水声传 感器阵列综合[J]. 电子测量与仪器学报,2017, 31(10): 1614-1620. LI W Q, LI P, JIANG L, et al. Underwater acoustic sensor array synthesis method based on convex optimization algorithm [J]. Journal of Electronic Measurement and Instrumentation, 2017, 31 (10): 1614-1620.
- [10] KAZIMIERCZUK M K. Class D voltage-switching MOSFET power amplifier [J]. Electric Power Applications, IEE Proceedings, 1991, 138 (6): 285-296.
- [11] BUDIHARDJO I K, LAURITZEN P O, MANTOOTH H A. Performance requirements for power MOSFET models [J]. IEEE Transactions on Power Electronics, 1997, 12(1):

36-45.

- [12] HWU K I, YAU Y T. Application-oriented low-side gate drivers[J]. IEEE Transactions on Industry Applications, 2009, 45(5): 1742-1753.
- [13] ALI R, DANT I, TAIB S, et al. Design of high-side MOSFET driver using discrete components for 24V operation [C]. Power Engineering & Optimization Conference, IEEE, 2010.
- [14] HURLEY W G. Optimizing core and winding design in high frequency transformers [C]. IEEE International Power Electronics Congress, IEEE, 2002.
- [15] MATHAMS R. Design of matching networks for acoustic transducers [J]. Ultrasonics, 1988, DOI: 10.1016/ 0041-624X(88)90055-8.
- [16] 李志舜. 鱼雷自导信号与信息处理[M]. 西安:西北 工业大学出版社, 2004: 26-162.
 LI ZH SH. Torpedo homing signal and information processing [M]. Xi' an: Northwestern Polytechnical
- University Press, 2004: 26-162.
 [17] 杨广利,杨日杰,韩建辉,等. 基于 LabWindows/CVI的主动声呐信号发射机设计[J]. 国外电子测量技术, 2017, 36(6): 81-84.
 YANG G L, YANG R J, HAN J H, et al. Design of active sonar signal transmitter based on LabWindows/CVI[J].
 Foreign Electronic Measurement Technology, 2017,
- 36(6):81-84. [18] 杨成,杨康,董琎琎,等.基于 FPGA 多波束成像的 声纳系统设计[J].单片机与嵌入式系统应用, 2014(3):16-19.

YANG CH, YANG K, DONG J J, et al. Multi-beam imaging sonar system based on FPGA [J]. Microcontrollers & Embedded Systems, 2014 (3): 16-19.

- [19] 阚成良. AUV 载多波束声呐接收系统硬件平台设计 与实现[D]. 哈尔滨:哈尔滨工程大学, 2019.
 KAN CH L. Design and implementation of hardware platform for multi-beam sonar receiving system with AUV [D].
 Harbin: Harbin Engineering University, 2019.
- [20] 尹家亮. 多波束测深声呐多通道接收机的设计与实现[D]. 哈尔滨:哈尔滨工程大学, 2016.

YIN J L. Design and implementation of multi-channel receiver for multi-beam bathymetric sonar[D]. Harbin : Harbin Engineering University, 2016.

[21] 田皓文,郭世旭,朱锰琪,等.基于 FPGA 的通道数 可调高精度采集系统模块化设计[J].电子技术应 用,2020,46(2):53-57. TIAN H W, GUO SH X, ZHU M Q, et al. Modular design of channel number adjustable and high precision acquisition system based on FPGA [J]. Application of Electronic Technique, 2020, 46(2): 53-57.

- [22] 王博. 定位与图像声纳发射机的设计[D]. 哈尔滨: 哈尔滨工程大学, 2013.
 WANG B. Design of acoustics positioning transmitter and imaging sonar transmitter [D]. Harbin: Harbin Engineering University, 2013.
- [23] 于涤非,黄海宁,张春华,等.三维成像声纳数据采集系统设计[J].现代电子技术,2018,41(3):41-45.

YU D F, HUANG H N, ZHANG CH H, et al. Design of data acquisition system for 3D imaging sonar[J]. Modern Electronics Technique, 2018, 41(3):41-45.

[24] 熊俊俏,戴璐平,刘海英.无限增益多路反馈带通滤 波器的研究[J].电气电子教学学报,2013,35(3): 84-86.

XIONG J Q, DAI L P, LIU H Y. Study on the infinite gain multiple feedback band-pass filter [J]. Journal of EEE, 2013,35(3): 84-86.

作者简介



龚泯宇,2019年于成都工业学院获得 学士学位,现为中国计量大学硕士研究生, 主要研究方向为声学与阵列信号处理硬件 系统设计。

E-mail: ingminyu@163.com

Gong Minyu received a B. Sc. degree from Chengdu Technological University in 2019, and is currently a M. Sc. candidate of China Jiliang University. His main research interests include the design of acoustics and array signal



郭世旭(通信作者),分别在 2009 年和 2015 年于天津大学获得学士学位和博士学 位,现为中国计量大学计量测试工程学院硕 士生导师,主要从事新型水声换能器及其阵 列系统、微弱信号处理及水声计量测试方面 的研究。

E-mail: guoshixu@cjlu.edu.cn

processing hardware systems.

Guo Shixu (Corresponding author) received his B. Sc. and Ph. D. degrees from Tianjin University in 2009 and 2015 respectively. He is currently a master's tutor in the School of Metrological Technology and Engineering of China Jiliang University. His main research interests include new underwater acoustic transducer and its array system, weak signal processing and underwater acoustic measurement and testing.