

DOI: 10.13382/j.jemi.B1902686

# 数字正交基模磁通门传感器电路\*

宋思璇 邓 明 陈 凯 张启升

(中国地质大学(北京)地球物理与信息技术学院 北京 100083)

**摘 要:**正交基模磁通门相比传统平行激磁二次谐波磁通门具有宽频带、低噪声、小体积的优势。为满足地磁导航、电磁跟踪等领域的应用要求,进一步增大响应带宽,建立了数字正交基模磁通门传感器仿真模型,搭建了由高速 ADC、FPGA、高精度 DAC 组成的硬件电路,采用了磁通门信号数字处理的方案,开发了相关 FPGA 程序,验证了数字解调方案的正确性和可行性。经测试,数字正交基模磁通门传感器带宽达到 15 kHz,具有明显优势,同时在正交补偿、增益校准等智能化方面展现了良好的前景。

**关键词:**正交基模磁通门;数字解调;宽频带;仿真建模

**中图分类号:** TP212.1;TH762      **文献标识码:** A      **国家标准学科分类代码:** 460.4020

## Circuit of digital orthogonal fundamental mode fluxgate sensor

Song Sixuan Deng Ming Chen Kai Zhang Qisheng

(School of Geophysics and Information Technology, China University of Geosciences(Beijing), Beijing 100083, China)

**Abstract:**The orthogonal fundamental mode fluxgate has the advantages of wide frequency band, low noise and small volume compared with the traditional parallel excitation second harmonic fluxgate. In order to meet the application requirements in geomagnetic navigation, electromagnetic tracking and other fields, and further increase the response bandwidth, a digital quadrature fundamental mode fluxgate sensor simulation model was established, and a hardware circuit composed of high-speed ADC, FPGA and high-precision DAC was built. The related FPGA program was developed, the correctness and feasibility of the digital demodulation scheme were verified. After testing, the digital quadrature fundamental mode fluxgate sensor has a bandwidth of 15 kHz, which has obvious advantages, and shows a good prospect in the intelligentization of orthogonal compensation and gain calibration.

**Keywords:**orthogonal fundamental mode fluxgate;digital demodulation;wideband;simulation modeling

## 0 引 言

高分辨率三轴弱磁传感器在国民经济建设、国防建设等许多领域应用广泛。在矢量弱磁传感器中,磁通门具有低噪声、高灵敏度与小体积等优势,因此备受关注。然而,我国自主研发的磁通门传感器在带宽范围、噪声水平等方面与国际领先水平存在较大差距。

磁通门传感器根据原理可分为正交基模法和平行激磁二次谐波法。传统的平行激磁二次谐波磁通门无法消除巴克豪森噪声的影响,因此噪声水平受到限制<sup>[1-2]</sup>。正交基模磁通门传感器采用单极性带偏置的交变电流作为

激励,可有效减少巴克豪森噪声,低噪声性能初步得到验证<sup>[3-5]</sup>。但是,正交基模磁通门电路的模拟解调模块存在固有开关电荷噪声,成为影响整机噪声水平的重要因素之一。为进一步改善磁通门噪声,2014 年,Bazinet 等<sup>[6]</sup>提出并设计基于 DSP 的数字正交基模磁通门,实现解调模块的数字化,本底噪声降至 0.8 pT/rt(Hz),带宽为 400 Hz。2016 年,Butta 等<sup>[7]</sup>进一步研究数字解调方案,噪声从 0.65 降至 0.4 pT/rt(Hz),工作带宽暂未提及。目前,国内磁通门产品多为平行激磁二次谐波法磁通门,采用正交基模法技术尚不成熟,仍处于原理样机状态,噪声水平为 20 pT/sqrt(Hz)@1 Hz,带宽为 1 kHz。从国内外研究来看,现有数字解调方案能够有效降低系统噪声,

但是带宽仍有较大提升空间。在实际电磁探测中,由于金属矿产勘探,油气资源开发,工程建设等场合应用频带范围不同,磁传感器频带越宽,覆盖的应用领域越广。同时,作为磁异探测、电磁跟踪电磁仪器设备的首选部件,宽频带数字磁通门的研制具有重要意义。

区别于上述数字磁通门,本文介绍了一种基于 FPGA 的数字正交基模方案,通过数字信号处理实现解调、积分、滤波等运算功能。数字电路相较模拟电路响应速度受限,针对带宽问题,在闭环系统的条件下,一方面电路采用高转换速度 A/D 进行信号采集,设置最佳的滤波器参数提高响应速度;另一方面正交基模法本身激励频率较高,在原理上具有独特的带宽优势,能够有效提高系统带宽。除此之外,本文根据传感器的工作原理和组成结构,利用 Simulink 仿真软件建立了磁电联合仿真模型,重点对带宽和噪声等指标进行模块化分析,为宽频带、低噪声数字正交基模磁通门的初步实现奠定基础。

## 1 数字正交基模磁通门传感器工作原理

数字正交基模磁通门传感器原理框图如图 1 所示,主要分为探头、激励电路、测量电路 3 个部分,实物如图 2 所示。探头产生能反映磁场方向且幅值与被测磁场强度成正比的电压信号<sup>[8]</sup>。FPGA 控制激励电路产生驱动探头磁芯的电流信号,轴向的激励电流产生圆周方向的激励磁场,磁芯在激励电流的作用下处于周期性深度饱和和变化,磁芯磁通量的变化引起磁导率的变化,磁导率与激励电流源同频变化,在外部磁场作用下,根据电磁感应定律,感应线圈输出的基模信号被外部待测磁场调幅输出<sup>[9]</sup>。测量电路实现由前放、带通、解调、反馈电路组成的闭环系统对信号进行处理,系统经过低通滤波器实现反映被测磁场强度的电压信号的输出。

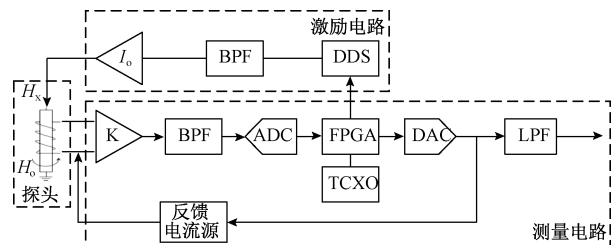


图 1 数字正交基模磁通门传感器原理框图

Fig. 1 Block diagram of digital orthogonal fundamental mode fluxgate

### 1.1 探头

磁通门传感器的探头部分由钴基非晶丝和感应线圈组成。钴基非晶丝作为磁芯材料具有低矫顽力,高磁导率和良好的磁滞回线等特性<sup>[10-12]</sup>。玻璃层包裹均匀的非

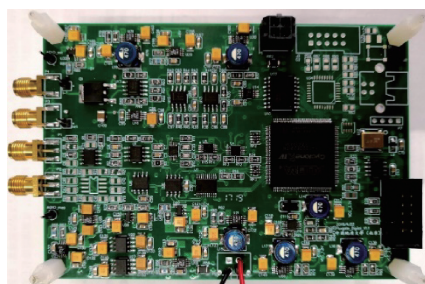
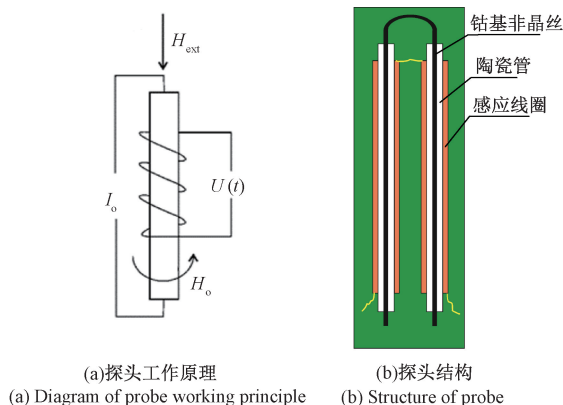


图 2 数字正交基模磁通门传感器电路实物照片

Fig. 2 Picture of digital orthogonal fundamental mode fluxgate circuit

晶丝外观平滑,轴向 BH 曲线具有高方形比。探头模型如图 3 所示,为减小偏置,采用双线圈 U 型结构,感应线圈由直径为 0.1 mm 的漆包线绕制而成,线圈匝数为 1 700 匝,骨架长 20 mm,内径 1.8 mm,噪声较低。非晶丝穿过管孔,两端采用硅胶固定,一方面可以改善测量精度,另一方面能够改善低频噪声。



(a) 探头工作原理

(a) Diagram of probe working principle

(b) 探头结构

(b) Structure of probe

图 3 数字正交基模磁通门传感器探头

Fig. 3 Probe of orthogonal fundamental mode fluxgate

### 1.2 激励电路

激励电路(图 4)对钴基非晶丝磁芯提供带偏置的交变电流,主要包括信号发生电路,信号调理电路和压控电流源电路。信号发生电路的关键是采用直接数字频率合成技术(DDS),由 FPGA 控制 DDS 产生频率为 100 kHz 的正弦信号。为提高信号质量,DDS 输出的信号经四阶带通滤波器滤除直流分量和高次谐波。压控电流源电路将电压信号转换为电流信号驱动磁芯。加法器实现基准电压信号和调理之后的正弦信号的相加,形成带偏置的交变电压信号,利用三极管构成恒流源电路实现电流驱动能力。

### 1.3 测量电路

测量电路(图 5)包括前置放大器、带通电路、A/D、FPGA、D/A、反馈电路、低通电路。通过 A/D 芯片对在选

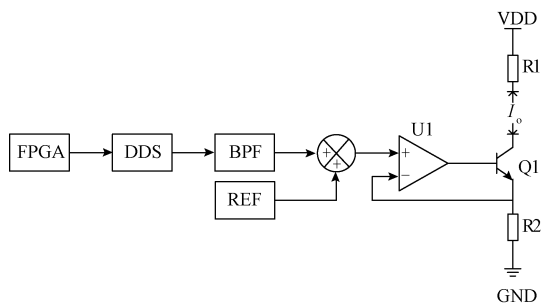


图4 激励电路原理框图

Fig. 4 Block diagram of excitation circuit

频、放大之后的电压信号进行从模拟信号至数字信号的转换。A/D前端的单端转差分环节使共模干扰在输入A/D时被减掉,从而提高了信噪比。确保系统工作带宽范围较大,要求A/D具有高转换速度,由于整个系统工作在闭环反馈状态下,对A/D的精度要求并不高<sup>[13]</sup>。选用16位模数转换芯片,2 MHz采样率采样,对采样信号依次进行解调、积分、FIR滤波等数字信号处理并传送至D/A芯片替代模拟电路解调、积分功能。选取24位高精度D/A数模转换芯片提高输出精度,100 kHz输出速率进行输出,设计抽取滤波器完成数据抽取以配合速率变化,最终将数据发送至D/A进行输出。D/A输出的模拟信号通过反馈电阻转换为反馈电流,通过反馈回路输入到磁通门探头的反馈线圈(感应线圈)形成闭环系统<sup>[14-15]</sup>。

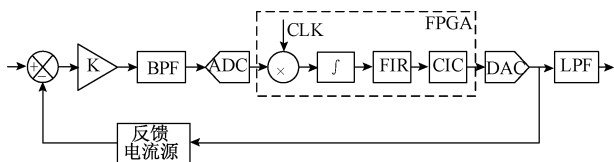


图5 测量电路原理框图

Fig. 5 Block diagram of measuring circuit

## 2 仿真计算

### 2.1 数学建模

从Classis Model的相关计算展开,初步完成从磁滞回线到磁通门的输出的探头模块数学建模。模型建立在轴向等效磁导率和环向等效磁导相同经典假设之上,当考虑矫顽力时,磁导率为:

$$\mu = \frac{B_\theta}{H_\theta \pm H_c} \quad (1)$$

电流产生的环向磁场为:

$$H_\phi(r) = \frac{I_{dc} + I_{ac} \sin(2\pi ft)}{2\pi R} \cdot \frac{r}{R} \quad (2)$$

环向磁感应强度为:

$$B_\phi(r) = \mu_0 M_s + \mu_0 H_\phi(r) \quad (3)$$

根据模型假设,等效磁导率为:

$$\mu(r) = \mu_0 + \frac{\mu_0 M_s \cdot 2\pi R^2}{[I_{dc} + I_{ac} \sin(2\pi ft)] \cdot r} \quad (4)$$

轴向磁感应强度为:

$$B_z(r) = H \mu = H \mu_0 + H_z \cdot \frac{\mu_0 M_s \cdot 2\pi R^2}{[I_{dc} + I_{ac} \sin(2\pi ft)] \cdot r} \quad (5)$$

积分得到,轴向磁场强度和为:

$$B = \int_0^{2\pi} \int_0^R B_z(r) \cdot r dr = \pi R^2 H \mu_0 + \frac{H_z \cdot \mu_0 M_s \cdot 4\pi R^3}{[I_{dc} + I_{ac} \sin(2\pi ft)]} \quad (6)$$

根据法拉第电磁感应定律得到,探头输出感应电压为:

$$V_{out} = -N \frac{dB}{dt} = N \frac{8I_{ac} \pi^3 R^3 f H \mu_0 M_s \cos(2\pi ft)}{[I_{dc} + I_{ac} \sin(2\pi ft)]^2} \quad (7)$$

式中: $\mu_0$ 为真空磁导率; $M_s$ 为饱和磁化强度; $R$ 为非晶丝半径; $N$ 为线圈匝数; $f$ 为激励电流频率。通过感应电压表达式可见输出信号波形仅取决于激励电流直流和交流分量大小的比值<sup>[16]</sup>。

根据正交基模磁通门传感器的基本原理建立了基于Simulink的仿真模型,正交基模磁通门传感器电路仿真模型如图6所示。仿真设计主要针对磁通门电路的探头、前放电路、带通电路、解调电路、反馈电路等关键环节。

### 2.2 带宽分析

设置输入端信号频率等时变化一次,模拟DC-100 kHz的扫频信号,观测输出端幅度随频率变化的曲线。通过仿真分析发现积分模块与低通模块为限制带宽的主要因素。前放模块对信号进行放大,开环对数幅频特性升高或降低一个常量。带通模块、低通模块保留有用频段的信号,传递函数与通带截止频率、阻尼系数直接相关,且与电路的电阻、电容间接相关。仿真结果表明,带宽范围主要与积分电路的 $R$ 、 $C$ 相关,两者乘积越大,带宽范围越小。除此之外,主要取决于后端低通电路的带宽。

### 2.3 噪声分析

准确的噪声分布模型是磁通门传感器数字化电路性能参数设计的有效工具。研究总噪声输出影响因素的量化关系,有助于推进磁通门整机噪声水平的降低。根据电路设计方案,噪声来源包括探头噪声、前放模块输入噪声、解调模块输入噪声、反馈环节噪声、激励电流噪声等正交基模磁通门噪声来源示意图如图7所示。

Simulink仿真为理想过程,选择输入幅值相等的直流信号与高斯白噪声,主要对比分析各个环节对输出噪

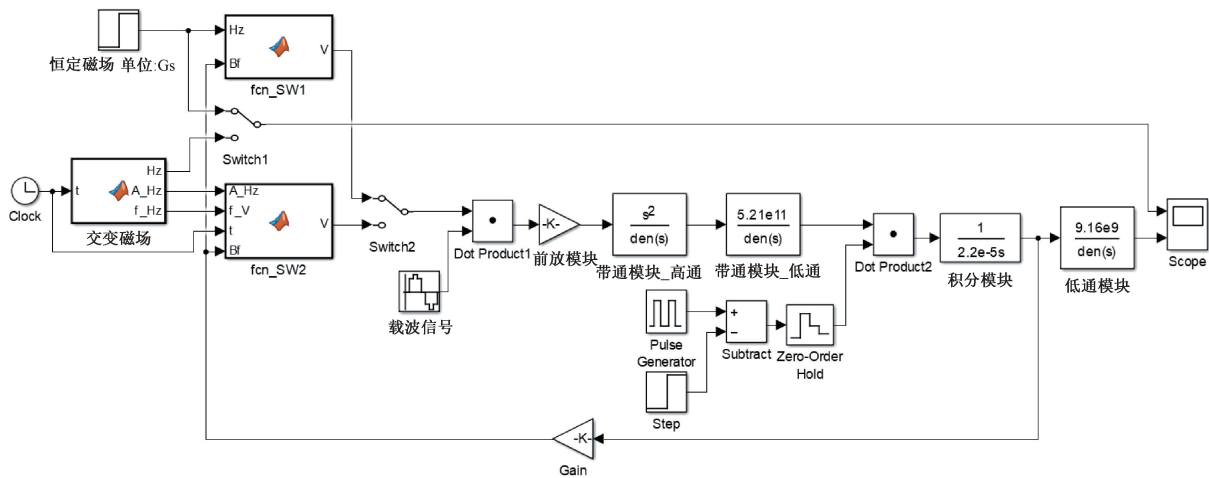


图 6 数字正交基模磁通门传感器仿真模型  
Fig. 6 Digital orthogonal fundamental  
fluxgate sensor simulation model

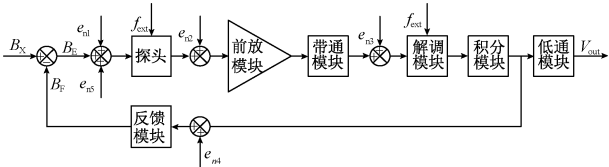


图 7 正交基模磁通门噪声来源示意图  
Fig. 7 Schematic diagram of orthogonal fundamental  
mode fluxgate noise source

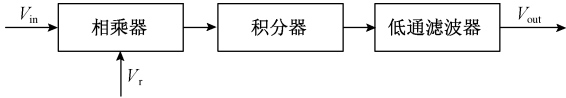


图 8 乘积型同步检波电路的组成框图  
Fig. 8 Block diagram of the product type  
synchronous detection circuit

信号同频的方波,该信号与 DDS 分频的激励信号时钟同源从而实现同相。利用 FPGA 的 FIR 内核实现了通带截止频率为 20 kHz,阻带截止频率为 90 kHz 的 FIR 低通滤波器。

4 测试结果

对传感器的重要指标进行测试,测试包括带宽测试、噪声水平测试。

为测量磁通门的工作带宽,搭建图 9 所示的测试系统。根据毕奥-萨伏尔定律将动态信号分析仪 (SR785) 信号源接螺线管两端产生 DC-20 kHz 的交变磁场,探头放置在磁场均匀的螺线管中心。设置 SR785 的扫频功能观测数据,如图 10 所示,传感器幅频特性及相频特性,除受 50 Hz 处工频信号及其谐波信号干扰外,通带较为平坦,-3 dB 带宽可达 15 kHz。

传感器输出端接 SR785,探头接输入端放于三层磁屏蔽蔽桶的中心位置,经测试,在屏蔽环境中噪声小于 6 pT/sqrt(Hz)。分别测试 DC-6.25 Hz,DC-100 Hz 两个频段噪声,20 次测试结果平均值如图 11 所示,1 Hz 处噪声约为 46 pT/sqrt(Hz),本底噪声为 20.96 pT/sqrt(Hz)。

综上,为验证电路各项技术指标,重点进行带宽、噪声等指标测试,具体测试结果如表 1 所示。工作带宽等

声的影响比例。

影响比率具体计算方法如下:

$$k = \frac{e_{outx}}{e_{in}} \times 100\%$$
 (8)

式中:  $e_{outx}$  为各个模块输出噪声;  $e_{in}$  为输出总噪声。

仿真结果表明探头噪声、前放模块输入噪声、解调噪声为输出噪声的主要来源。

3 算法实现

乘积型同步检波电路的组成框图如图 8 所示,要求提供一个与输入端的载波信号同频、同相的同步信号  $V_r$ ,利用同步信号  $V_r$  与输入信号  $V_{in}$  相乘产生原调制信号分量以及其他谐波分量,经过积分、低通滤波器得到目标信号  $V_{out}$ 。

模拟解调方案利用芯片置开关以实现全波整流,载波信号每半个周期进行一次翻折。假设调制信号频率为  $f_1$ ,载波信号频率为  $f_2$ ,采样率为  $f_s$ ,由此可知载波信号每半个周期采样点满足  $n = 2f_s/f_2$ ,每  $n$  个采样点进行一次取反完成数字解调。取反信号是由 FPGA 产生的与载波

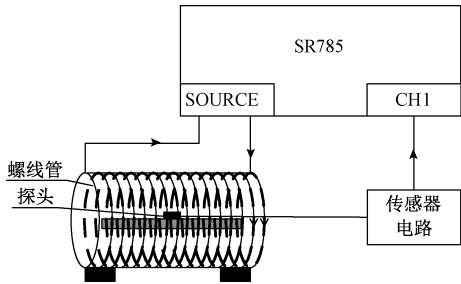


图9 带宽测试系统示意图

Fig. 9 Bandwidth test system schematic

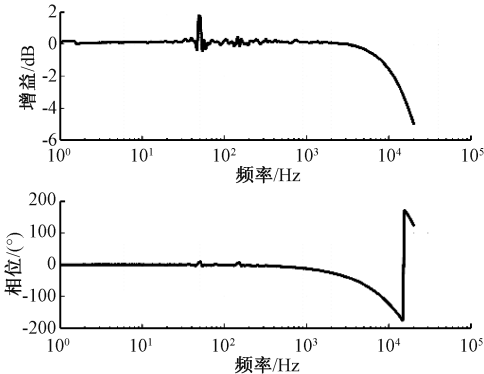


图10 传感器幅频特性及相频特性

Fig. 10 Frequency dependence of the amplitude and phase

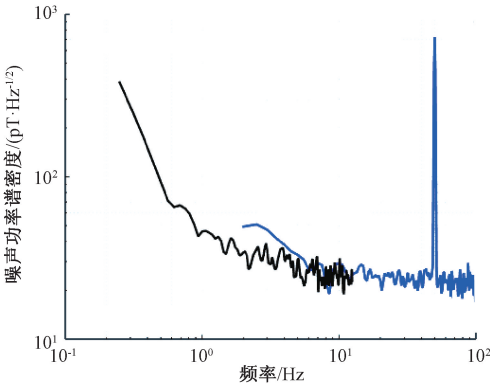


图11 传感器噪声水平测试结果

Fig. 11 Noise spectra of the fluxgate output

关键参数基本满足目前地磁导航、电磁跟踪等领域的应用要求。

表1 测试结果汇总表  
Table 1

| 指标名称 | 测试结果              |
|------|-------------------|
| 工作带宽 | DC~15 kHz         |
| 噪声水平 | 20.96 pT/sqrt(Hz) |
| 探头体积 | 23 mm×4 mm×2 mm   |
| 量程   | ±100 000 nT       |
| 灵敏度  | 100 μV/nT         |
| 供电范围 | 14~18VDC          |

5 结 论

本文针对传统磁通门二次谐波方案带宽小、噪声大的问题,采用正交基模方案,搭建了探头数学模型,完成了电路模块化仿真,分析了系统各个环节带宽和噪声影响比例,为研究正交基模磁通门传感器的性能提供了模型依据。设计了基于FPGA的数字解调算法,利用数字信号处理提高系统稳定性,数字算法的实现为正交补偿、增益校准等智能化功能提供支撑。测试结果表明,在探头小体积的限制下,磁通门工作带宽DC-15 kHz,本底噪声为20.96 pT/sqrt(Hz)。未来,根据噪声主要来源的仿真分析,结合现有测试结果,有效降低探头噪声,设计基于玻璃包覆技术的低磁致伸缩钴基非晶丝,并优化其实现工艺,有望实现磁通门整机噪声的进一步降低。

参考文献

[1] 王向鑫,姜文娟,于洋,等. 一种正弦波磁通门传感器激磁系统的设计[J]. 传感技术学报,2015,28(12): 151-156.  
WANG X X, JIANG W J, YU Y, et al. Design of excitation system for fluxgate by sine wave[J]. Chinese Journal of Sensors and Actuators, 2015, 28(12): 151-156.  
[2] 邱贺,段永红. 用于感应式磁传感器低噪声前置放大器的研制[J]. 仪表技术与传感器, 2015(1): 22-23,52.  
QIU H, DUAN Y H. Low noise pre-amplifier developed for magnetic inductive sensors[J]. Instrument Technique and Sensor, 2015(1): 22-23,52.  
[3] 程志远,宋凯,门平,等. 磁巴克豪森噪声重构磁滞参数的硬度测定方法[J]. 仪器仪表学报,2018, 39(10):117-125.  
CHENG ZH Y, SONG K, MEN P, et al. Hardness determination method based on reconstructed magnetichysteresis parameters with magnetic Barkhausen noise[J]. Chinese Journal of Scientific Instrument, 2018, 39(10): 117-125.  
[4] BUTTA M, SASADA I. Method for offset suppression in orthogonalfluxgate with annealed wire core[J]. Sensor Letters, 2014,12(8):1295-1298.  
[5] BUTTA M, SASADA I, JANOSEK M. Temperature dependence of offset and sensitivity in orthogonal fluxgate operated in fundamental mode[J]. IEEE Transactions on Magnetics, 2012,48:4103-4106.  
[6] BAZINET R, JACAS A, VAZQUEZ M. A low-noise fundamental-mode orthogonal fluxgate magnetometer[J]. IEEE Transactions on Magnetics, 2014,50(5):1-3.

- [ 7 ] BUTTA M. Towards digital fundamental mode orthogonal fluxgate [ C ]. IEEE Sensors Applications Symposium, 2016.
- [ 8 ] BUTTA M, SASADA I. Orthogonal fluxgate with annealed wire core [ J ]. IEEE Transactions on Magnetics, 2013, 49(1): 62-65.
- [ 9 ] 刘海燕. 磁通门微电流传感器设计 [ J ]. 自动化技术与应用, 2016, 35(9): 101-105.  
LIU H Y. Design of micro-current sensor based on the fluxgate principle [ J ]. Techniques of Automation and Applications, 2016, 35(9): 101-105.
- [ 10 ] BUTTA M, JANOSEK M. Very low frequency noise reduction in orthogonal fluxgate [ J ]. AIP Advances, 2018, DOI: 10.1063/1.4994208.
- [ 11 ] BUTTA M, SASADA I. Effect of terminations in magnetic wire on the noise of orthogonal fluxgate operated in fundamental mode [ J ]. IEEE Transactions on Magnetics, 2012; 1477-1480.
- [ 12 ] VETOSHKO P M, GUSEV N A, CHEPURNOVA D A, et al. Flux-gate magnetic field sensor based on yttrium iron garnet films for magnetocardiography investigations [ J ]. Technical Physics Letters, 2016, 42(8): 860-864.
- [ 13 ] 崔智军. 基于异或运算相敏整流的数字磁通门设计 [ J ]. 传感技术学报, 2018, 31(5): 81-85.  
CUI ZH J. Design of digital fluxgate sensor based on phase-sensitive of XOR operation [ J ]. Chinese Journal of Sensors and Actuators, 2018, 31(5): 81-85.
- [ 14 ] 崔智军. 闭环反馈式宽带磁通门设计 [ J ]. 仪表技术与传感器, 2018(3): 117-121.  
CUI ZH J. Design of closed loop feedback broadband fluxgate sensor [ J ]. Instrument Technique and Sensor, 2018(3): 117-121.
- [ 15 ] BUTTA M, YAMASHITA S, SASADA I. Reduction of noise in fundamental mode orthogonal fluxgate by optimization of excitation current [ J ]. IEEE Transactions on Magnetics, 2011, 47(10): 3748-3751.
- [ 16 ] 杨志成, 严胜刚, 李斌. 三分量磁通门梯度仪校准算法研究 [ J ]. 仪器仪表学报, 2017, 38(8): 2055-2061.  
YANG ZH CH, YAN SH G, LI B. Study on the calibration method for tri-axis fluxgate gradiometer [ J ]. Chinese Journal of Scientific Instrument, 2017, 38(8): 2055-2061.

### 作者简介



宋思璇, 2018 年于中国地质大学(北京)获得学士学位, 现为中国地质大学(北京)硕士研究生, 主要研究方向为地球物理仪器。

E-mail: 2010180031@cugb.edu.cn

**Song Sixuan** received her B. Sc. degree in 2018 from China University of Geosciences (Beijing). She is currently a M. Sc. candidate at China University of Geosciences (Beijing). Her main research interest is geophysical instruments.