DOI: 10. 13382/j. jemi. B2407373

基于 GMSL2 的智能驾驶域控制器视频 输出功能检测系统研究*

王 芳¹ 郭 斌¹ 陆 艺¹ 江文松¹ 闫 晗² (1.中国计量大学 杭州 310018;2.杭州沃镭智能科技股份有限公司 杭州 310018)

摘 要:智能驾驶域控制器承担着处理和分析来自各种传感器的数据。然而,随着车载摄像头数量的不断增加,域控制器内部的解串,加串,图像处理等各个环节都可能出现丢帧和像素异常问题,进而对其图像处理结果产生负面影响。为了精准评估智能驾驶域控制器的 GMSL2 视频输出功能,研究了一种双路 GMSL2 视频采集和视频质量对比系统。通过硬件板卡设计将 GMSL2 接口视频信号解串为 MIPI CSI-2 信号,由桥接芯片 MC20901 将 MIPI CSI-2 信号分离为 FPGA 可识别的 LVDS 信号和 CMOS 信号。通过 XLINX XC7K325T-FFG900 主控芯片进行 FPGA 逻辑设计,实现 MIPI 信号解析,YUV422 转 RGB888 视频格式 转码,DDR3 缓存和 PCIe 2.0×8 总线上传。最后,以 6 位数码管百分秒表和 24 色标准色卡为拍摄对象,将拍摄到的视频帧结合 图像特征提取、数码管穿线识别算法和 RGB 加权欧几里得色差公式,实现视频的丢帧和色差检测。实验结果表明:本系统能够 实时采集双路 YUV422 8 bit、4K、30 fps 的 GMSL2 接口视频数据,并对智能驾驶域控制器输出的视频是否存在丢帧和色差问题 进行定量分析,区分出被测件合格品与不合格品。提高了智能驾驶域控制视频输入输出功能检测结果的可靠性。 关键词:智能驾驶域控制器;GMSL2;MIPI CSI-2;视频采集;视频质量检测

中图分类号: TN919.32; TP277 文献标识码: A 国家标准学科分类代码: 510.10

Research on video output function detection system for ADC based on GMSL2

Wang Fang¹ Guo Bin¹ Lu Yi¹ Jiang Wensong¹ Yan Han²

(1. China Jiliang University, Hangzhou 310018, China;

2. Hangzhou Wolei Intelligent Technology Co., Ltd, Hangzhou 310018, China)

Abstract: The advanced driving assistance system domain controller is responsible for processing and analyzing data from various sensors. However, as the number of in-vehicle cameras continues to grow, various stages within the Domain Controller, including deserialization, serialization, and image processing, may encounter frame loss and pixel anomalies, which can adversely affect the results of image processing. To accurately evaluate the GMSL2 video output functionality of the ADC, a dual-channel GMSL2 video capture and video quality comparison system has been researched. The system involves a hardware card design that initially deserializes the GMSL2 video signal into MIPI CSI-2 signals. Subsequently, a bridging IC separates the MIPI signals into LVDS and CMOS signals recognizable by the FPGA. The XLINX XC7K325T-FFG900 main control chip is then utilized for FPGA logic design, enabling the parsing of MIPI signals, conversion of YUV422 to RGB888 video format, DDR3 buffering, and PCIe 2. 0×8 bus transmission. Finally, by integrating image feature extraction, digital tube threading recognition algorithms, and the RGB weighted euclidean color difference formula, the system achieves detection of frame loss and color differences in the video. The experimental results indicate that this system can collect dual-channel YUV422 8 bit, 4K, 30 fps video data from the GMSL2 interface in real time, and conduct a quantitative analysis to determine whether the video output from the intelligent driving domain controller has issues with frame loss and color differences, thereby distinguishing between qualified and unqualified device under test. This has increased the reliability of the test results for the video input and output functions of the advanced driving assistance system domain controller.

Keywords: ADC; GMSL2; MIPI CSI-2; video acquisition; video quality assessment

收稿日期: 2024-03-26 Received Date: 2024-03-26

^{*}基金项目:国家自然科学基金(52372423)、杭州市重大科技创新项目(2022AIZD0112)资助

0 引 言

智能驾驶域控制器^[1] (advanced driving assistance system domain controller, ADC) 作为高级驾驶辅助系统 ADAS^[2]的核心组件,承担着处理和分析来自各种传感器 的数据,包括摄像头、激光雷达、毫米波雷达、超声波传感 器等^[3],以实现对车辆周围环境的精确感知和智能决策。 其中,车载摄像头以丰富的视觉信息被誉为"智能驾驶之 眼"随着智能驾驶技术的进步,车载摄像头数量正在不 断增加。为了满足 ADC 大量的高速数据传输需求, Maxim 半导体公司在 MIPI 协议的基础上,专为车载摄像 头的视频传输推出了一种串行器/解串器(serializer/ deserializer, SerDes)^[4]技术,即吉比特多媒体串行链路 (gigabit multimedia serial links, GMSL)。GMSL 第二代 (GMSL2)技术已将传输带宽提升至6G^[5],相比于GMSL 第一代,传输速率提高了1倍。然而,在满足高速传输需 求的同时,ADC内部的解串,加串,图像处理等各个环节 都可能出现丢帧、像素异常等问题,进而对其图像处理结 果产生负面影响。

为了验证 ADC 的 GMSL2 视频输出功能是否正常, 传统方法是利用 GMSL2 采集板卡捕获视频至上位机显 示,通过人工肉眼观察以识别帧丢失、卡顿和色差问题, 但这种方法效率低下、操作人员易疲劳,结果具有较高的 主观性和不准确性。此外,由于不同的项目需求差异,往 往难以购得合适的采集板卡,进一步增加了验证过程的 复杂性和不可靠性。长春理工大学李茂^[6]研究了基于 GMSL 的车载视频采集与存储技术,实现了单路 GMSL 接口视频数据的实时采集、时戳标记与本地无损存储,并 对采集到的视频数据进行了压缩与编码,以网口形式实 现数据输出,方便数据的远距离传输与监视。天津科技 大学张宝龙等[7]为了实现车载高清视频长距离、低损耗 地传输,研究了基于 GMSL 技术的车载摄像传输系统的 框架及其原理。上述研究仅针对单路采集,第一代 GMSL 及其原理的研究,已经无法满足当前实际应用 需求。

GMSL2 是一种专为汽车行业设计的视频接口。在 市面上,大多数开发板并不直接支持 GMSL2 接口,因此 需要自行研发功能板,并与开发板配合使用。考虑到 MAX9296A 作为官方推荐的解串芯片,该芯片将 GMSL2 接口信号解串化为 MIPI CSI-2 信号,相比于 DSP 和单片机开发板,FPGA 开发板不仅配备了 MIPI 和 PCIe 接口,而且可以通过官方提供的 IP 核将 MIPI 信号解析为 YUV422 图像信号,同时满足双路视频采 集所需的带宽。基于上述考量,本方案选择了 FPGA 开 发方案,并将 GMSL2 视频采集功能板与 FPGA 开发板 集成于一体,实现 ADC 输入输出 GMSL2 视频的双路实 时采集,不仅提高了板卡的集成度,也便于用户操作和 应用。再结合图像特征提取、数码管穿线识别算法^[8] 和 RGB 加权欧几里得色差公式,实现视频的丢帧和色 差检测。提高了智能驾驶域控制视频输出功能检测结 果的可靠性。

1 整体方案设计

在 ADC 的视频传输链路中,摄像头采集图像格式为 YUV422 8 bit、4K、30 fps 的 原 始 视 频, 经 串 行 器 (MAX9295A)加串为 GMSL2 数据流,通过同轴线缆传输 至 ADC。在 ADC 内部,解串器先将 GMSL2 数据流恢复 成并行数据,再由 ADC 内部算法处理,用于智能驾驶的 实时决策分析和显示。

为验证 ADC 的 GMSL2 视频输出功能是否正常,本 论文基于 FPGA 设计双路视频采集板卡,实时采集 ADC 输入及输出端的 GMSL2 视频信息,并将视频传到上位机 进行逐帧对比,验证 ADC 是否存在丢帧与色差。由于 FPGA 不能直接兼容 GMSL2 信号,视频采集板卡需通过 解串电路和桥接电路设计,将采集到的 GMSL2 信号转换 为 FPGA 兼容的 LVDS 信号和 CMOS 信号;通过 FPGA 板 卡逻辑设计,将 LVDS、CMOS 信号解析为 YUV422 图像 格式,再转码为上位机显示所需的 RGB888 图像格式;为 确保视频采集卡的高速视频数据流的稳定传输,视频采 集卡设计有 DDR3 缓存区,避免数据丢失。ADC 视频检 测总体方案如图 1 所示。



Fig. 1 Overall system design

由于 ADC 与 GMSL2 摄像头之间通过一根同轴线缆 相连,无法对 ADC 输入视频直接采集,因此设计使用 GMSL2 分流器^[9]将来自 GMSL2 摄像头的视频信号复制 为两路,一路通过 ADC 输出为视频 B,另一路视频 A 直 接输入 GMSL2 视频采集板卡。为方便工控机即插即用, FPGA 视频采集卡采用 PCIe 接口设计,根据带宽需求,对 齐 32 bit^[10]地址的双路 RGB888 视频传输所需的带宽至 少为 14.82 Gbps,因此选择 PCIe 2.0×8(32 Gbps)作为视频采集板卡的输出带宽总线。上位机除了实现 ADC 视频质量检测功能外,还包括向域控制器和采集板卡下发激活和控制指令。

GMSL2 视频采集板卡是 ADC 视频检测方案的关键, 本方案中 GMSL2 视频采集板卡采用信号转换底板+ FPGA 核心板的设计模式。信号转换底板部分主要包括 GMSL2 解串和桥接电路设计, FPGA 核心板部分主要包 括视频信号解析与图像转码逻辑设计。

2 GMSL2 视频信号转换底板硬件设计

为了对两路 GMSL2 信号进行实时采集和上位机传输,设计了本双路 GMSL2 视频采集板卡。由于 FPGA本 身并不直接兼容 GMSL2 信号,因此需要将 GMSL2 信号 进行转换,设计通过解串电路把 GMSL2 数据流解串为 MIPI CSI-2 信号^[11],再由桥接电路将 MIPI CSI-2 信号分 离为 FPGA 可以采集的 LVDS 信号和 CMOS 信号。 GMSL2 信号转换电路设计框图如图 2 所示。





1) MAX9296A 解串

解串电路通过解串芯片将 GMSL2 解串为 MIPI CSI-2 差分数据信号和差分时钟信号。解串芯片选用一款专为 GMSL2 标准设计的高性能解串芯片——MAX9296A。 MAX9296A 有 48 个引脚, SIO_P/N 为 GMSL2 信号输入 接口, DB_P/N 为 MIPI CSI-2 信号输出接口, 解串器的时 钟由一颗 25 MHz 的晶振得到。GMSL2 信号输入与解串 电路原理如图 3 所示。



Fig. 3 MAX9296A circuit diagram

2) MC20901 桥接

解串后的 MIPI CSI-2 差分数据信号在 D-PHY 物理 层传输时会从低功耗模式(low power, LP)跳转到高速模 式(high speed,HS),如图4所示。HS模式下为低压查分信号,信号幅值为100~300 mV;LP模式下为单端信号,信号幅值为0~1.2 V^[12]。





由于一对差分线上交替切换两种模式,并且两种模式的电平信号差别较大,依然无法接入 FPGA 引脚。因此使用 MC20901^[13] MIPI 桥接芯片把两种电平的信号进行了分离,用 HS-X-P/N 输出 LVDS 电平信号,用 LP-X-P/N 输出 CMOS 电平信号,如图 5 所示。



Fig. 5 MC20901 signal conversion diagram

3 FPGA 逻辑设计

FPGA 的主要功能是将 MIPI 信号解析为 YUV422 图 像数据,再转为 RGB888 格式用于上位机显示。在完成 格式转换后,FPGA 利用其内部的缓存机制对数据进行 缓存,并通过 XDMA 将数据传输至 PCIe 接口^[14]。FPGA 逻辑框图如图 6 所示,包括了 4 个主要部分:硬件交互模 块、图像解析与转码模块、图像缓存模块和应用通信模 块。FPGA 内部的 MIPI CSI-2 IP 核将 MIPI 解码为 YUV422 图像数据后,再通过 DMA_WRITE 模块,将每帧 图片数据写入 DDR3 中。当 DMA_ READ 模块接收到 DDR3 缓存结束信号,就可以开始从 DDR3 中读取数据,输出到 PCIe 接口。





3.1 硬件交互模块

硬件交互模块主要以 I²C 总线读写寄存器的形式, 按照域控制器中加串器和视频流的特性,将 MAX9296A 解串器的 GMSL 速率寄存器配置为 6 G, MIPI 输出时钟 速率寄存器配置为 500 M。视频检测锁定模块监控视频 开始输出的锁定信号,并以此作为后续逻辑的使能信号。

3.2 图像解析与转码模块

图像转码模块包括 MIPI CSI-2 解析模块和 Bayer 转 RGB888 模块两部分。MIPI CSI-2 解析模块由 Xilinx 官 方提供的 MIPI CSI-2 RX Subsystem IP 核实现,该 IP 核如

CLK VALID

DATA (

SOF EOL h cnt pixel cnt (

图 7 所示,内部由 4 个部分组成:MIPI D-PHY、MIPI CSI-2 RX Controller、AXI Crossbar 和 Video Format Bridge 。 MIPI D-PHY 实现了 MIPI 的物理接口层,支持与 CSI-2 兼容的物理协议层,接收来自 MC20901 的数据,并将其 传输到 MIPI CSI-2 RX Controller。 MIPI CSI-2 RX Controlle 支持多个层级,包括 Lane Management 层、LLP 层和 Byte to Pixel 转换层,用于将 MIPI 数据转换为 AXI4 Stream 格式。AXI Crossbar 用于在子系统内部根据地址 将 AXI4 Lite 请求路由到相应的子核。Video Format Bridge 视频格式桥接器会根据用户选择的虚拟通道 (VC)和数据类型信息,过滤出所需的 AXI4 Stream 数 据拍。







MIPI 解码模块将 MIPI CSI-2 视频流通过 FPGA 内 部的 MIPI CSI-2 RX Subsystem IP 核转换出原本的 YUV422 图像格式的 AXI 流数据,用于在 FPGA 内部传 输视频数据。AXI 视频流时序为 VGA 时序, 如图 8 所 示,包括了行同步信号,场同步信号,数据有效信号和数 据信号,为了检验一帧图片的像素大小,加入 h_cnt 行计 数器和 pixel_cnt 像素计数器。帧传输开始信号(start of frame, SOF)在一帧图像的第1个像素开始传输时拉高。 VALID 表示数据有效信号,每个 VALID 信号对应传输 4 个像素, VALID 拉低后, pixel_cnt 像素计数器加4。行传 输结束信号(end of line, EOL)在一行图像的最后一个像 素传输时拉高,EOL 拉低后,h_cnt 行计数器加1,从每一 个 EOL 拉低后的 pixel_cnt 可以看出每一行有 3 840 个像 素,从上一帧的最后一行 EOL 拉低后的 h_cnt 可以看出 每一帧有2160行。

通过 MIPI CSI-2 RX Subsystem IP 核解析后,得到 YUV422 8 bit 格式的图像数据,由于 YUV 通常用于视频 编码和传输,而 RGB 通常用于显示,为了便于后续的图 像显示,按照国际电信联盟 BT. 2020 标准的 YUV422、 RGB888 色彩空间转换公式设计了流水线式数据处理的 图像格式转换模块,转换公式如式(1)所示。



图 8 AXI 视频流时序图

Fig. 8 AXI video stream timing diagram

式中:R为红色分量,表示红色光的强度;G为绿色分量, 表示绿色光的强度; B 为蓝色分量,表示蓝色光的强度。 3个通道的范围都是[0,255]。Y为亮度分量,表示图像 的亮度信息;U为蓝色色度分量,表示图像中蓝色与黄色 的相对量;V为红色色度分量,表示图像中红色与青色的 相对量。Y的范围是[0,255],U和V的范围是[-128, 127]。但是标准中限制范围均为 0~255,因此对 UV 进 行向右偏移 128。偏移后的公式为:

$$\begin{bmatrix} R\\G\\B \end{bmatrix} = \begin{bmatrix} 1 & 0 & 1.4746\\1 & -0.1645 & -0.5713\\1 & 1.8814 & -0.0001 \end{bmatrix} \times \begin{bmatrix} Y\\U-128\\V-128 \end{bmatrix}$$
(2)

在转为 verilog 语言时,考虑 FPGA 本身不支持浮点 数运算,所以将小数进行量化,量化后的代码为:

$$R = 256Y + 277V - 35\ 456 \gg 8 \tag{3}$$

 $G = 256Y - 42U - 146V + 24\ 064 \gg 8$ (4)

 $B = 256Y + 482U - 61696 \gg 8$ (5)

3.3 图像缓存模块

图像缓存模块通过5个关键的 IP 核实现: MIG IP 核^[15]、FDMA IP 核、axi_interconnect IP 核和时钟 IP 核。 FDMA IP 核用于在 FPGA 内部的逻辑和 DDR3 之间传输 数据,可以将其配置成读数据端口和写数据端口。转码 后的 RGB888 图像先通过一个 FIFO 缓冲器,将数据传到 FDMA IP 核, FDMA IP 核只专注于数据传输, 不需要频 繁地启动和停止以响应数据源的变化,因此可以更高效 地工作。MIG IP 核相当于 DDR3 的物理接口,负责初始 化和配置 DDR3,并提供通信所需的控制信号和数据路 径。axi_interconnect IP 核用于实现不同 IP 核之间的互 联^[16]。时钟 IP 核用于生成和分配 FPGA 内部所需的时 钟信号。图像缓存模块的工程 Block Design 如图 9 所示。





为了满足图像高速传输和节约资源消耗的需求,模 块内部设计了一个总存储容量为 8 192 bytes 的 FIFO 用 于数据缓存。图像缓存时序如图 10 所示,当 wr_en 写使 能信号为高电平时, RGB888 图像格式的像素数据被存 储到 FIFO 中,当 DMA 模块检测到 FIFO 中缓存的数据大 于等于 4 096 bytes(1 024 个像素)时,申请一次 AXI 突 发,DMA_state 从 02 空闲状态跳转到 04 发送写地址状态,将发送地址和控制信息到写地址通道中,随即跳转到 08 写数据状态,从 FIFO 中按照 AXI 总线的工作节拍读取 256 长度、128 bit 宽的像素数据到写数据通道,传输完成后 burst_cnt+1,DMA_state 跳转回 02 空闲状态。



图 10 图像缓存时序图

Fig. 10 Image buffering simulation timing diagram

3.4 应用通信模块

FPGA和PCIe通信模块基于Xilinx官方的XDMAIP 核^[17]搭建。为了确保数据传输的准确和稳定,首先需要 将官网XDMAIP核配置正确,该IP核的配置有Basic、 PCleID、PCIe:BARS、PCle:MISC、PCle:DMA5个界面, Basic界面设置如图11所示,将XDMA配置为AXI Memory Map接口,以实现高带宽和低延迟的数据传输。 添加 AXI Lite 总线实现 PCIe Bar 地址到 AXI Lite 地址空 间的映射,用于上位机 CPU 与 AXI4 外设寄存器进行通 信^[18]。此外,在配置 IP 核时需要将 Max Link Speed:选 择 5.0 GT/s,即 PCIE2.0, PCIe Interface Lane Width 选 择×8,参考时钟选择 100 MHz, AXI 时钟选择 125 MHz, AXI Data Width 为 128 bit,即 AXI4 数据总线宽度为 64 bit。

Show disabled ports	Component Name indma_0				
	Basic PCIe : D PCIe : MISC PCIe : DMA Shared Logic Functional Mode DMA ✓ ✓ ✓ Mode Advanced ✓ ✓ ✓ Device / Port Type PCIE Express Endpoint device ✓	Î			
M_A00 + pcia_mgrt pcia_mgrt + + pcia_cfg_mgrd use_link_up sys_cfk axi_ack sys_mt_n axi_acsen b usr_im_req0.00 usr_im_ach(0.01) usr_im_ach(0.01)	Maximum Link Speed AXI Interface 0 2.5 GT/s @ 5.0 GT/s AXI Clock Frequency Reference Clock Frequency (MHz) 100 MHz ~				
msi_vetor_widt[20]	AX6-Lte Slave Interface Enable PIPE Simulation Enable GT Channel DRP Ports Enable PCIe DRP Ports Additional Transceiver Control and Status Ports Enable Lane Reversal				

图 11 XDMA IP 核 Basic 界面设置 Fig. 11 The basic interface setup of the XDMA IP core

将 AXI 外设挂载到 AXI4 总线上,上位机可以通过 PCle 来访问对应 AXI 地址空间的外设模块。将 AXI HP 接口与 XDMA 模块通过 AXI 总线互联,上位机即可通过 PCle 访问 DDR3。当上位机向 FPGA 发出读请求时, XDMA 将图像数据从 DDR3 读出到上位机内存^[19]。应 用通信模块工程 Block Design 如图 12 所示。

4 系统测试数据与分析

取3个智能驾驶域控制器样件作为被测对象,其中1 个为合格品,1个为丢帧不合格品,1个为色差不合格品。 分别标注样件 B_1、样件 B_2 和样件 B_3,采集到的视频 分别为视频 B_1、视频 B_2 和视频 B_3。

基于双路 GMSL2 视频采集板卡,搭建测试环境,固定好 GMSL2 摄像头,分别连接 GMSL2 分流器、智能驾驶域控制器、上位机后对系统上电,通过用户的产品启动程序激活 ADC 和摄像头,智能驾驶域控制器启动视频实时传输程序。GMSL2 视频采集板卡将采集到的视频上传到上位机,上位机接收到视频数据后会先将其存入缓存区,系统设定缓存区为 120 MB(以 RGB888 进行无压缩存储,1 s 的视频大小为 11.71 MB,120 MB 足以存储 10 s 的视频)。系统会监控缓存区的使用情况,一旦达到预设的阈值(在本系统中设定阈值为 50% = 60 MB),就会触发视频质量检测流程,视频质量检测采用了多线程并行



图 12 应用通信模块工程 Block Design 图 Fig. 12 Application communication module BD diagram

处理算法,在工业计算机(在本系统中,选择的研华 IPC-610L 工 控 机。 主 板 选 择 AIMB-229VG2-03A1E,板 载 AMD V2000 系列 8 核 16 线程 CPU;拥有 AMD Radeon 图 形内核,支持 4×独立 4K 显示)的配置下,平均5 s 的视频 检测时间为 3.217 s。当内存区全满时,系统会采取覆盖 策略,新采集的视频数据会替换掉最早存储在缓存区的 视频数据。若检测到视频存在丢帧或色差问题,则将当 前检测中的视频存入硬盘固化。

4.1 丢帧检测实验结果

进行智能驾驶域控制器丢帧检测的前提是确保输入 端的视频流本身未丢帧。为避免传输重复帧对实验结果 的影响,本方案设计拍摄对象为一个动态跳变的6位百 分秒表,GMSL2摄像头输出的百分秒表拍摄效果如图13 所示。最左边的两位数字表示分钟,中间的两位数字表 示秒钟,最右边的两位数字表示百分之一秒(百分秒)。



图 13 摄像头输出的百分秒表视频图像 Fig. 13 Millisecond stopwatch video image by GMSL2 camera

通过数码管识别算法提取输入视频流每帧的时间信息,若每帧图像时间间隔为3~4百分秒(理想状态下,两帧之间的时间间隔为100÷30≈3.33百分秒),则表示输入视频流完整无误。再对比相同时间段内,智能驾驶域

控制器输出的视频帧时间值与输入视频的时间值是否对 应,若每一帧都对应,则表示未出现丢帧现象。

由于该测试是在实验室中进行,拍摄环境相对干净 和静止,可以直接定位到百分秒表数字显示区域。加快 整体视频图像处理速度。数码管识别前先对视频帧进行 预处理,包括二值阈值化、膨胀、轮廓查找、绘制外接矩 形。再采用穿线法识别数码管,最后将6位数码管字符 串相连,得到当前帧的时间值。经测试,该方法识别成功 率高达100%。识别结果如图14所示。



图 14 数码管识别效果 Fig. 14 Digital tube recognition effect

分别抽取 GMSL2 摄像头与 3 个样件的 3'43"~3'53" 的 300 个测试数据,如表 1 所示。由于样件 B_1 与样件 B_3 的数据相同,因此表 1 中略去样件 B_3 的数据,只展 示 GMSL2 摄像头、样件 B_1 和样件 B_2 输出的视频时间 值对比。从实验结果中可以看出 GMSL2 摄像头、样件 B_1 和样件 B_3 未出现丢帧现象;样件 B_2 存在两个丢 帧现象。得出丢帧检测结论:样件 B_2 为丢帧检测不合 格品。

4.2 色差检测实验结果

色差是评估 ADC 视频输出功能的关键量化指标。

为了准确评估这一性能,先通过摄像头拍摄 24 色标准色 卡,存储原始视频图像,再计算 ADC 输出视频图像与原 始视频图像的每个对应色块的色差值,通过 24 个色差值 大小来判断域控制器的显色性能。24 色标准色卡拍摄 效果如图 15 所示。

表1 样件 B_1、样件 B_2 丢帧检测实验结果表 Table 1 Sample B_1, Sample B_2 frame loss detection experiment result

	GMSL2 摄像头		样件 B_1		样件 B_2	
序号	时间值	帧间隔	时间值	测试	时间值	测试
				结果		结果
1	34 300	/	34 300	未丢帧	34 300	未丢帧
2	34 304	4	34 304	未丢帧	34 304	未丢帧
3	34 307	3	34 307	未丢帧	34 307	未丢帧
4	34 310	3	34 310	未丢帧	34 307	丢帧
5	34 314	4	34 314	未丢帧	34 314	未丢帧
296	35 284	4	35 284	未丢帧	35 284	未丢帧
297	35 287	3	35 287	未丢帧	35 287	未丢帧
298	35 290	3	35 290	未丢帧	35 287	丢帧
299	35 294	4	35 294	未丢帧	35 294	未丢帧
300	35 297	3	35 297	未丢帧	35 297	未丢帧





在 RGB 色差计算中,使用欧几里得距离 ΔE 表示颜 色差值,为了更准确地反映人眼对颜色差异的感知根据 各通道对颜色感知的重要性分配不同的权重(红色 30%,绿色 59%,蓝色 11%),加权后的 RGB 差值通过计 算各加权差值的平方和的平方根得到,从而量化两种颜 色间的差异。计算公式如式(6)~(9)所示。

$$\Delta G = G_2 - G_1 \tag{7}$$

(8)

$$\Delta R = G_2 - G_1$$

$$\Delta E = \sqrt{0.3 \times \Delta R^2 + 0.59 \times \Delta G^2 + 0.11 \times \Delta B^2}$$
(9)

式中: R_1 、 G_1 、 B_1 表示 ADC 样件输出视频帧中提取的色 块 RGB 坐标; R_2 、 G_2 、 B_2 表示 GMSL2 摄像头输出视频帧

中提取的对应色块 RGB 坐标。色差的结果 ΔE 越小,表示两个颜色越相似。按照美国国家标准局标准,色差值大小与视觉色差感觉之间的对应关系^[20]如表 2 所示。

表 2 常用色差值对照表

色差值	色差大小	色差感觉程度
0~0.5	微小色差	痕迹
0.5~1.5	小色差	轻微
1.5~3.0	较小色差	可察觉
3.0~6.0	较大色差	可识别
6.0~12.0	大色差	大
12.0 以上	超大色差	非常大

以每秒内的中间帧为关键帧, 先对 3 个样件输出的 视频图像做预处理。再提取 24 个色块的中心区域。从 样件 B_1 输出的视频中提取的色块如图 16 所示。从样 件 B_3 输出的视频中提取的色块如图 17 所示。由于样 件 B_2 的色块和样件 B_1 的色块颜色非常相似, 因此这 里不做图片展示。



图 16 样件 B_1 输出的色块 Fig. 16 Color by Sample B_1



图 17 样件 B_3 输出的色块 Fig. 17 Color by Sample B_ 3

根据式(9)计算样件 B_1、样件 B_2 和样件 B_3 输出 视频帧中的色块相对于 GMSL2 摄像头的 24 个色差值, 取 10 帧关键帧,取色差平均值,实验结果如表 3 所示。 从结果中可以看出,样件 B_1 的色差最大值为 2.966 7; 样件 B_2 的色差最大值为 2.838 0;样件 B_3 的色差最大 值为 43.981 7。根据用户提供的色差不合格标准,若色 差最大值大于 3,则判定为色差不合格。因此得出色差 检测结论:样件 B_3 为色差检测不合格品。

表 3 色差检测实验结果表 Table 3 Color difference detection experiment result

		·····	
色块 -	样件 B_1	样件 B_2	样件 B_3
	$\overline{\Delta E}_{-1}$	$\overline{\Delta E}$ _2	$\overline{\Delta E}_3$
1E	2.9667(MAX)	2.616 3	20.415 9
2E	2.582 5	0.663 3	25.227 8
3E	2.000 0	0.6403	25.1974
4E	2.298 4	1.731 8	43.000 0
5E	2.661 9	1.986 4	35.926 3
6E	2.5725	1.256 9	24.7706
1 F	1.785 5	1.273 8	43.981 7(MAX)
$4\mathrm{H}$	1.928 8	2.838 0(MAX)	43.5928
5H	2.341 9	1.351 2	35.067 4
6H	2.068 4	1.0117	38.714 6

5 结 论

本方案基于双路 GMSL2 视频采集板卡搭建了一套 智能驾驶域控制器视频输出功能检测系统。实现了对双 路 GMSL2 视频流的解码、桥接、视频图像格式转换和 DDR3 缓存,并通过 PCIe2.0×8 总线实现 FPGA 与上位 机之间的高速数据传输。最后编写了上位机软件,结合 图像特征提取、数码管穿线识别算法和 RGB 加权欧几里 得色差公式,实现视频的丢帧和色差检测。对智能驾驶 域控制器的视频传输特性提供了定量分析。在智能驾驶 领域,域控制器的视频质量检测是至关重要的一环,鉴于 市场上缺乏现成的 GMSL2 视频检测系统,本方案集成了 GMSL2 采集功能板和 FPGA 开发板,仅开发上位机软件 就可以形成检测方案,对汽车厂商和设备供应厂商的测 试提供了便利。

参考文献

 [1] 史延雷,孟庆浩,龚进峰,等.智能网联汽车硬件在环 虚拟仿真实验平台设计开发[J].实验技术与管理, 2021,38(7):125-128.

SHI Y L, MENG Q H, GONG J F, et al. Design and development of hardware-in-loop virtual simulation experimental platform for intelligent networked vehicle [J]. Experimental Technology and Management, 2021, 38(7): 125-128.

- [2] 胡林,谷子逸,王丹琦,等. 汽车安全性测评规程现状及趋势展望[J]. 汽车工程,2024,46(2):187-200.
 HU L, GU Z Y, WANG D Q, et al. Current status and trend of automotive safety procedures/programs [J]. Automotive Engineering,2024,46(2):187-200.
- [3] 李弘扬,李阳,王晖杰,等.自动驾驶开源数据体系:现 状与未来[J].中国科学:信息科学,2024,54(6):

1283-1318.

LI H Y, LI Y, WANG H J, et al. Open-sourced data ecosystem in autonomous driving: the present and future[J]. Scientia Sinica (Informationis), 2024, 54 (6): 1283-1318.

- [4] 陈洋君,吴志勇,崔明,等. 基于 MAX9259/MAX9260 的 Camera Link 图像数据光纤传输技术[J].中国光 学,2018,11(6):1017-1023.
 CHEN Y J, WU ZH Y, CUI M, et al. Camera link image data fiber transmission technology based on MAX9259/MAX9260 [J]. Chinese Optics, 2018, 11(6):1017-1023.
- [5] PURKRABEK A. AI-powered electronic control systems for software-defined agricultural machines [J]. ATZ Heavy Duty Worldwide, 2023, 16(2): 20-25.
- [6] 李茂.基于 GMSL 的车载视频采集与存储技术[D].长春:长春理工大学,2022.
 LI M. Vehicle video acquisition and storage technology based on GMSL [D]. Changchun: Changchun University of Science and Technology,2022.
- [7] 张宝龙,许孝晨,梅志远,等. 基于 GMSL 的车载摄像 系统研究[J]. 电子测量与仪器学报,2021,35(5): 189-195.
 ZHANG B L, XU X CH, MEI ZH Y, et al. Study on vehicle camera system based on GMSL [J]. Journal of Electronic Measurement and Instrumentation, 2021, 35(5):189-195.
- [8] 刘祎爽,黄理瑞,魏敏捷. 基于改进穿线法和 KNN 的数码管字符识别研究[J]. 电子设计工程, 2024, 32(4):12-16.
 LIU Y SH, HUANG L R, WEI M J. Character recognition research of digital tube based on improved threading method and KNN [J]. Electronic Design Engineering, 2024, 32(4):12-16.
- [9] 沈刚,冯宗磊. 一种 GMSL2 的视频双向同步分流器[P].
 中国, CN202211068919. 5. 2022-12-23.
 SHEN G, FENG Z L. A GMSL2 video bidirectional synchronous splitter [P]. China, CN202211068919. 5. 2022-12-23.
- [10] 苗其军,赵瑞康,王素珍,等. 大尺寸 TFT 屏视频信号的尺度变换与降场频实现[J]. 电子测量与仪器学报, 2023,37(10):53-64.
 MIAO Q J, ZHAO R K, WANG S ZH, et al. Implementation of video scaling and field frequency changing system for large-screen TFT [J]. Journal of Electronic Measurement and Instrumentation, 2023,

37(10):53-64.

- [11] 陈锐弦. 基于 FPGA 和 MIPI CSI-2 的双摄像头图像采 集系统设计[D]. 西安:西安电子科技大学,2021.
 CHEN R X. A dual camera image acquisition system based on FPGA and MIPI CSI-2[D]. Xi'an: Xidian University,2021.
- [12] 张欣瑶,黄尊恺,汪辉,等.一种基于 MIPI D-PHY 物理
 层的高速比较器[J].合肥工业大学学报(自然科学版),2024,47(3):360-366.

ZHANG X Y, HUANG Z K, WANG H, et al. high-speed comparator based on MIPI D-PHY physical layer [J]. Journal of Hefei University of Technology (Natural Science), 2024, 47(3): 360-366.

- [13] 刘博熙,刘一清. 基于 FPGA 的 MIPI CSI-2 图像采集 系统设计[J].电子测量技术,2020,43(6):169-173.
 LIU B X, LIU Y Q. MIPI CSI-2 image acquisition system based on FPGA [J]. Electronic Measurement Technology, 2020,43(6):169-173.
- [14] 李响,李培建,龚政,等. 一种基于 XDMA 核的 PCIe 接口[P]. 中国, CN218768127U. 2023. 3. 28.
 LI X, LI P J, GONG ZH, et al. A PCIe interface based on XDMA core [P]. China, CN218768127U. 2023. 3. 28.
- [15] 陈一波,杨玉华,王红亮,等. 基于 DDR3-SDRAM 的图 像采集与显示系统[J]. 电子器件, 2017, 40(3): 702-707.

CHEN Y B, YANG Y H, WANG H L, et al. Image acquisition and display system based on DDR3-SDRAM [J]. Chinese Journal of Electron Devices, 2017, 40 (3): 702-707.

- [16] DE SIO C, AZIMI S, STERPONE L. On the analysis of radiation-induced failures in the AXI interconnect module [J]. Microelectronics Reliability, 2020, 114: 113733.
- [17] 胡新源,杨凌辉,宋有建,等.基于时域可区分特征的 双飞秒激光多目标绝对距离测量[J].仪器仪表学报, 2023,44(8):74-81.

HU X Y, YANG L H, SONG Y J, et al. Dual femtosecond laser multi-target absolute distance measurement based on distinguishable features in temporal domain [J]. Chinese Journal of Scientific Instrument, 2023,44(8):74-81.

- [18] DU L, ZHANG Z, TONG J, et al. Research on XDMA highspeed data transmission architecture based on PCIe[C]. 2020 IEEE 6th International Conference on Computer and Communications (ICCC). IEEE, 2020; 1783-1787.
- [19] 段瑞枫,陈艳,洪凯,等. 基于 PCIe 级联网口的农业监 测视频高速传输系统研究[J].农业机械学报,2024, 55(3):203-212.

DUAN R F, CHEN Y, HONG K, et al. High-speed transmission system for agricultural monitoring video based on PCle cascaded network interface [J]. Transactions of the Chinese Society for Agricultural Machinery, 2024, 55(3):203-212.

[20] 孟秀萍,苏工兵,吴奇明,等. 基于 Halcon 多层感知机 的织物色差检测研究[J]. 棉纺织技术,2018,46(5): 60-65.

MENG X P, SU G B, WU Q M, et al. Study of fabric color difference detection based on Halcon multilayer perceptron [J]. Cotton Textile Technology, 2018, 46(5): 60-65.

作者简介



王芳(通信作者),2019年于中国计量 大学现代科技学院获得学士学位,现为中国 计量大学在读研究生,主要研究方向为汽车 核心部件检测技术与功率半导体检测技术。 E-mail: 1131348399@qq.com

Wang Fang (Corresponding author) received her B. Sc. degree from China Jiliang University College of Modern Science and Technology in 2019. Now she is a M. Sc. candidate in China Jiliang University. Her main research interests include automotive core component inspection technology and semiconductor inspection technology.



郭斌,2000 年于山东大学获得学士学 位,2003 年于中国计量科学研究院获得硕 士学位,现为中国计量学院副教授,主要研 究方向为汽车电子技术、自动化检测装置和 精密检测技术。

E-mail: guobin905@cjlu.edu.cn

Guo Bin received his B. Sc. degree from Shandong University in 2000, and M. Sc. degree from National Institute of Metrology of China in 2003, respectively. Now he is an associate professor in China Jiliang University. His main research interests include automotive electronic technology, automated testing devices, and precision testing technology.



陆艺,2001年于四川大学获得学士学位,2003年于四川大学获得硕士学位,现为中国计量大学副教授,主要研究方向为精密检测技术、汽车零部件自动化测试和智能化仪器仪表。

E-mail: luyi9798@ cjlu. edu. cn

Lu Yi received his B. Sc. degree from Sichuan University in 2000, and M. Sc. degree from Sichuan University in 2003, respectively. Now he is an associate professor in China Jiliang University. His main research interests include precision testing technology, automated testing of automotive components, and

intelligent instrumentation.



江文松,2011年于安徽理工大学获得 学士学位,2014年于中国计量大学获得硕 士学位,2018年于北京航空航天大学获得 博士学位,现为中国计量大学副教授,主要 研究方向为精密测试理论。

E-mail: jwensong@cjlu.edu.cn

Jiang Wensong received his B. Sc. degree from Anhui University of Science and Technology in 2011, received his M. Sc. degree from China Jiliang University in 2014, and received his Ph. D. degree from Beihang University in 2018. Now he is an associate professor at China Jiliang University. His main research interest includes the precision testing theory.



闫晗,2013 年于黑龙江科技大学获得 学士学位,现为杭州沃镭智能科技股份有限 公司技术总监,主要研究方向为汽车电子和 功率半导体检测技术。

E-mail: yanhan@ wolei-tech. com

Yan Han received his B. Sc. degree from Heilongjiang University of Science and Technology in 2013. Now he is a technical director of Hangzhou Wolei Intelligent Technology Co., Ltd., His main research interests include automotive electronics and power semiconductor detection technology.