· 18 ·

JOURNAL OF ELECTRONIC MEASUREMENT AND INSTRUMENTATION

DOI: 10. 13382/j. jemi. B2206143

混合并行交替最优采样技术研究*

郑彦泽!周乃馨!赵贻玖1,2 孙思成!梅思涛!

(1. 电子科技大学自动化工程学院 成都 611731;2. 电子科技大学深圳高等研究院 深圳 518110)

摘 要:时间交替采样(TIADC)与量化交替采样技术(QIADC)分别是提升采集系统采样率与分辨率的有效方案。基于 TIADC 与 QIADC 的混合并行采集系统可以提供不同采样率与分辨率的组合,但由于采集系统的高采样率与高分辨率不能兼顾,因此本文首先研究该系统的最佳采集性能。通过分析系统采样率与分辨率对输入噪声及量化噪声的影响,得出在系统可用 ADC 数量一定的情况下,存在最优的采样率和分辨率,使得系统达到最佳采集精度。另外,本文对偏移量不匹配导致 QIADC 系统精度 降低的影响进行了分析,建立了量化偏移误差与采集系统量化提升位数之间的关系模型。理论分析与实验结果均表明,当输入噪声能量与量化噪声能量相等时,采样率与分辨率的组合是最优的,且此时系统的输出信噪比取得最大值,说明系统具有最佳的采集性能。

Optimal configuration analysis of hybrid parallel interleaved acquisition techniques

Zheng Yanze¹ Zhou Naixin¹ Zhao Yijiu^{1,2} Sun Sicheng¹ Mei Sitao¹

(1. School of Automation Engineering, University of Electronic Science and Technology of China, Chengdu 611731, China;2. Shenzhen Institute for Advanced Study, UESTC, Shenzhen 518110, China)

Abstract: Time-interleaved analog-to-digital converters (TIADC) and quantization-interleaved ADC (QIADC) techniques are the effective solutions to improve sampling rate and resolution of acquisition systems. The hybrid parallel acquisition system based on TIADC and QIADC offers the capability to provide a blend of varying sampling rates and resolutions, however, high sampling rate is not compatible with high resolution. In this paper, the focus is on investigating the optimal acquisition performance of the system. To this end, we analyze the effects of the sampling rate and resolution on both input noise and quantization noise in the system. It is concluded that it exists an optimal sampling rate and resolution for a given number of ADCs present in the system, which makes the system achieve the best acquisition accuracy. Additionally, we also analyze the impact of offset mismatch and conclude that the offset error degrades the performance of QIADC, and establish the relationship between offset error and increased bits. Theoretical analysis and simulation results demonstrate that the optimal performance of the system is achieved when the input noise power equals the quantization noise power, leading to an excellent combination of sampling rate and resolution. The maximum output signal-to-noise ratio is attained at this point.

Keywords: TIADC; QIADC; optimal configuration; quantization noise; offset error

0 引 言

模数转换器(analog-to-digital converter, ADC)是连接

模拟信号和数字系统的桥梁,随着信息技术的发展,基于 单 ADC 的采集系统已经不能满足高速或高分辨率采样 的需求^[1-2]。为了提高系统采样率,目前已经提出了一些 比较成熟的方法,如随机等效采样^[3]以及压缩采样技

收稿日期: 2022-12-20 Received Date: 2022-12-20

^{*}基金项目:国家自然科学基金(61671114)、2020年中央高校基本科研重大重点培育(ZYGX2020ZB001)项目资助

术^[45]等,并且也都取得了良好的效果。但是,这些方法 通常对所采集信号的特征有限定条件(如压缩采样要求 被测信号必须是稀疏信号),这使得其在应用上会有许多 限制。时间交替采样(time-interleaved ADC, TIADC)^[6] 是另一种提升系统采样率的方法,自提出以来就备受关 注,并在各类采集系统中得到了广泛的应用^[7-8]。TIADC 这种多片并行的架构是突破单片采样率限制的有效解决 方案,对采集的信号没有特定限制,具有良好的普适性。 对 TIADC 的研究目前主要关注的是系统通道失配误差 的补偿^[9-11],以进一步提高 TIADC 系统的精度。

分辨率是采集系统性能的另一个重要指标,它表征 了 ADC 能够识别的最小电压。除了采样率的要求外,某 些采样系统还可能要满足高分辨率的采集需求。在提升 系统分辨率方面,也已经形成了一些成熟的方法,如 sigma-delta 调制器^[12]、滤波算法^[13]和平均算法^[14]等。 然而,由于采集系统的采样率与分辨率不可兼得,这些方 法通常以采样速率为代价,在高速应用场景中收效甚微。 文献 [15]提出了一种量化交替采样(quantizationinterleaved ADC, QIADC)技术,也是一种并行多片的采 样架构,在提升分辨率的同时也可以保证系统一定的采 样率。由于量化过程在时域不是一个线性过程,这给 QIADC 系统的研究带来了一定困难,现阶段的一个关注 点是 QIADC 系统与 TIADC 系统的联合研究^[16-17]。

由于基于并行 ADC 结构的采集系统能够有效解决 单 ADC 采样率与分辨率的限制,有学者对结合了 TIADC 与 QIADC 技术的混合并行交替采样系统进行了研究。 与传统的单 ADC 采集系统相比,这种混合采集系统一定 程度上既可以提升采样率又可以提升分辨率。此外,该 系统还可以提供不同采样率与分辨率的组合,在实践中 这样的功能对某些采样系统也是至关重要的。例如,数 字存储示波器(digital storage oscilloscope, DSO)就可以 通过选择不同的模式提供不同的采样率和不同的分辨 率。文献[18]就提出了这样的一种混合并行采集系统, 其可用采样率为 5GSPS-40GSPS,分辨率范围为 8~11 位,可根据具体的需求选择不同的采样率与分辨率。

文献[18]中所提出的混合交替采样系统可通过配置系统的通道数来提供不同的采样率与分辨率,但是并未考虑采样率与分辨率之间的矛盾问题。由于高采样率与高分辨率的不兼容性,使得混合交替采集系统的性能可能无法满足要求,这时就需要在采样率与分辨率之间进行权衡。在系统提供的诸多采样率与分辨率的组合中,一定存在一组采样率与分辨率,使系统达到最优的采样精度。因此本文研究了该混合并行交替采样系统的最优性能问题。另外,文献[18]所考虑的情况是系统无噪声的理想情况,实际采集系统中必然会存在噪声,除了输入信号本身所携带的输入噪声外,在系统采样量化的过

程中还会产生量化噪声。本文在系统可用 ADC 数量一 定的条件下,综合考虑系统输入噪声和量化噪声的影响, 推导混合并行采样系统的最优采集参数配置关系模型。 除此之外,文献[15]建立了理想情况下的 QIADC 系统模 型,在此基础上,本文研究了通道的量化偏移误差对 QIADC 系统性能的影响,并进一步建立了偏移误差与系 统量化提升位数之间的关系模型。

1 系统模型

1.1 TIADC 与 QIADC 采样架构

TIADC 的系统框图如图 1 所示。TIADC 系统由 P 个 具有相同分辨率的子 ADC 组成,输入信号 x(t) 被分为 P 个相同的子信号。ADC₁ 的采样时钟相位给定(一般设 置为 0),而其他 ADC 的采样时钟相位与给定的相位相 比有不同的延迟,具体可以表示为:

 $\varphi_l = 2\pi l/P, \ l \in [0, P-1] \tag{1}$

其中, φ_l 表示第 l 通道 ADC 的相位延迟。假设单个 ADC 的采样率为 f_s , 那么 TIADC 的总采样率为 P_f_s 。由于 TIADC 系统对采样信号没有特定限制,因此获得了广泛 应用。



图 1 HADC 糸坑性图 Fig. 1 The block diagram of TIADC

QIADC 系统也是一种并行采样架构,由 *M* 个具有相同分辨率和采样率的 ADC 组成,并且在量化之前,每个 ADC 内部会引入不同的偏移量。然而,在 ADC 内部添加 偏移量往往是很困难的,而且精度也容易受到设备的限制,因此在实践中通常将每个通道的偏移量添加到相应 的输入信号中。其系统框图如图 2 所示,输入信号被分 别输入 *M* 个通道,第 *m* 通道的偏移量可以表示为:

$$p_m = (m-1)V_a \tag{2}$$

其中, $m \in [1, M]$, $V_o = q/M_o q$ 表示最低有效位 (LSB), 其定义为:

$$q = \frac{V_{ref}}{2^b} \tag{3}$$

式中: V_{ref} 为 ADC 的输入电压范围,b 是单个 ADC 的量化 位数。QIADC 通道的数量 M 与分辨率增加的位数之间 的关系为^[14]:

$$b_e = \log_2 M \tag{4}$$



图 2 QIADC 系统框图 Fig. 2 The block diagram of QIADC

1.2 基于 TIADC 与 QIADC 的混合并行采样技术

基于 TIADC 和 QIADC 的混合并行采集系统如图 3 所示。该系统包含 N 组(N 个通道)QIADC(图 2 所示) 结构,每组 QIADC 的采样时钟相位有一定的延迟,整体 实现 TIADC 架构。如此,系统中 ADC 的总数 K 可以表 示为:

 $K = N \cdot M$

由于系统可用 ADC 数量一定,因此在后续的分析中 均认为 K 是固定不变的。如果每通道的采样率为 f_s,系 统的总采样率则为 Nf_s,并且根据式(4)可得系统的总分 辨率为:

$$B = b + \log_2 M \tag{6}$$

可以看出,系统的总采样率与N成正比,而系统总分 辨率与M成正比。

如前所述,输入信号本身会携带输入噪声,而系统中 所考虑的输入噪声大都是高斯白噪声。假设 *s*(*t*)表示一 个连续时间信号,*n*(*t*)是一个零均值的高斯白噪声,则系 统的实际输入信号为:

$$x(t) = s(t) + n(t) \tag{7}$$

除此之外,由于实际 ADC 的量化位数都是有限的, 这就使得 ADC 的输出和实际的连续信号之间存在差异, 不可避免的会产生量化噪声(误差)^[19]。量化噪声与 ADC 的量化位数有关,通常 ADC 的量化位数(分辨率) 越高,系统量化噪声越低。本文即在综合考虑上述两种 噪声的情况下,探究采样率与分辨率之间的权衡使得混

合并行采集系统拥有最佳性能。



图 3 混合采集系统框图



2 系统性能分析

(5)

本文所进行的分析首先是研究采样率与分辨率对输入噪声与量化噪声的影响,进一步分析基于 TIADC 与 QIADC 的混合并行采样系统的最优参数配置;最后分析 了量化偏移误差对 QIADC 系统的影响。

2.1 基于 TIADC 与 QIADC 混合并行采集系统最优配置 分析

如前所述,混合并行采集系统的输出主要由3种成 分组成:输入信号、输入噪声和量化噪声。为了更好地评 价系统性能,定义系统的输出信噪比(OSNR)作为性能 评价指标:

$$OSNR = 10 \lg \frac{P_x}{P_n + P_q} (dB)$$
(8)

式中: P_x 、 P_n 和 P_q 分别表示信号功率、输入噪声功率与量化噪声功率。显然,当 OSNR 最大时,即可认为系统具有最佳性能。

下面推导量化噪声功率 σ_q^2 与每通道 ADC 个数 M 之间的关系。为简洁起见,量化噪声可以看作均匀分布的 零均值白噪声,方差为 $q^2/12^{[18]}$ 。于是,根据式(3),量化 噪声功率可以表示为:

$$\sigma_q^2 = \frac{\left(\frac{V_{ref}}{2^B}\right)^2}{12} = \frac{V_{ref}^2}{12 \cdot 4^B}$$
(9)

将式(6)代入,可进一步得到:

$$\sigma_{q}^{2} = \frac{V_{ref}^{2}}{12 \cdot 4^{b + \log_{2} M}}$$
(10)

式(10)表明量化噪声功率与 M 成反比,即可以通过 提高分辨率来降低量化噪声。

平均技术是目前一种常用的减少采集系统中噪声的 解决方案^[12],在该混合采集系统中同样可以采用平均的 方法来减少噪声。假设输入信号是低频信号且奈奎斯特 速率为 f_s ,如果采样率从 f_s 增加到 Nf_s ,即信号被过采样, 系统中就会存在大量的冗余样本,此时就可以使用平均 方法来减少噪声以减轻系统的存储负担。在原有的过采 样序列的基础上,对相邻的 N 个样本取平均,这样就得到 了一个新的采样序列,采样点数比原有序列减少了 N 倍。 假设输入噪声功率为 σ^2 ,定义等效噪声功率 σ_s^2 为取平均 后的噪声功率,表示为:

$$\sigma_{e}^{2} = \frac{1}{N} (\sigma^{2} + \sigma_{q}^{2}) = \frac{1}{N} \left(\sigma^{2} + \frac{V_{ref}^{2}}{12 \cdot 4^{b + \log_{2} M}} \right) = \frac{1}{N} \left(\sigma^{2} + \frac{V_{ref}^{2}}{12 \cdot 4^{b} \cdot M^{2}} \right) = \frac{\sigma^{2}}{N} + \frac{V_{ref}^{2}}{12 \cdot 4^{b} \cdot K \cdot M}$$
(11)

由式(11)可知,在由过采样与平均算法处理后,输入噪声功率由原来的 σ^2 变为了 σ^2/N ,说明输入噪声功率与N成反比,即增加采样率有利于降低输入噪声。但是,由于系统中ADC的数量是一定的,采样率(N)的增加意味着分辨率(M)的减小,就不利于抑制系统的量化噪声。根据式(11),系统的OSNR可以写成:

$$OSNR = 10 \lg \frac{P_x}{\frac{\sigma^2}{N} + \frac{V_{ref}^2}{12 \cdot 4^b \cdot K \cdot M}}$$
(12)

由于系统的输入信号是一定的,式(12)表明只有 M 和 N 会影响系统的 OSNR。输入噪声功率可以通过增加 N 来降低,量化噪声功率可以通过增加 M 来降低,但系 统中的采样率和分辨率是不能同时提升的。这就需要对 系统采样率和分辨率进行权衡配置,以实现系统的最佳 采集性能。

为了进一步分析,首先提取式(12)的分母,可表示为:

$$F = \frac{\sigma^2}{N} + \frac{V_{ref}^2}{12 \cdot 4^b \cdot K \cdot M} = \frac{\sigma^2}{N} + \frac{N \cdot V_{ref}^2}{12 \cdot 4^b \cdot K^2} \quad (13)$$

式(13)表明,当F取得最小值时,OSNR最大,即采 集系统的性能达到最佳。F对N求导,其导数为:

$$\frac{\mathrm{d}F}{\mathrm{d}N} = \frac{V_{ref}^2}{12 \cdot 4^b \cdot K^2} - \frac{\sigma^2}{N^2}$$
(14)

令式(14)等于0,可以得到:

$$N = \sqrt{\frac{12 \cdot 4^b \cdot K^2 \sigma^2}{V_{ref}^2}} = N_0$$
(15)

若
$$N < N_0$$
,则 $\frac{\mathrm{d}F}{\mathrm{d}N} < 0$,反之则 $\frac{\mathrm{d}F}{\mathrm{d}N} > 0$,而当 $N = N_0$

时,F取得最小值,即OSNR取得最大值。如果令式(13)中的输入噪声功率与量化噪声功率相等,即:

$$\frac{\sigma^2}{N} = \frac{N \cdot V_{ref}^2}{12 \cdot 4^b \cdot K^2} \tag{16}$$

由式(16)可以计算出 N:

$$N = \sqrt{\frac{12 \cdot 4^{b} \cdot K^{2} \sigma^{2}}{V_{ref}^{2}}}$$
(17)

式(17)与(15)是相同的,这说明当输入噪声功率等 于量化噪声功率时,系统的性能是最优的。实际上,N和 M在实际采样系统中应该是正整数,通常输入噪声功率 近似等于量化噪声功率时,即可认为采集系统具有最优 性能。

2.2 通道量化偏移误差对 QIADC 系统的影响

与TIADC类似,保证 QIADC系统每个通道的精确偏移是比较困难的,实际系统中所施加的偏移量也很容易带有失配误差。本文主要研究 QIADC 的通道量化偏移误差对系统分辨率提升位数的影响。

由于量化在时域和频域都是非线性的,因此具体分析在统计域进行^[15,20]。假设 $f_s(x)$ 表示信号s(t)的概率密度函数(PDF),则其傅里叶变换可表示为:

$$\Phi_s(u) = \int_{-\infty}^{\infty} f_s(x) e^{jux} dx$$
(18)

类似地,量化噪声(与输入信号相互独立)PDF的傅 里叶变换可以表示为:

$$\Phi_n(u) = \int_{-\infty}^{\infty} f_n(x) e^{jux} dx$$
(19)

式中:f_n(x)表示量化噪声的 PDF。由于量化噪声可以被 看做一种加性噪声,所以 QIADC 系统的输入可以表 示为:

$$\Phi_{x}(u) = \Phi_{s}(u) \cdot \Phi_{n}(u)$$
(20)

而量化在统计域本质上是一种采样过程,采样函数 p(x)的 PDF 的傅里叶变换可以表示为:

$$\boldsymbol{P}_{\boldsymbol{p}}(\boldsymbol{u}) = \boldsymbol{\Psi} \sum_{k=-\infty}^{\infty} \delta(\boldsymbol{u} - k\boldsymbol{\Psi})$$
(21)

与采样周期类似,式(21)中的 Ψ 可以看作是量化周期,并且 $\Psi = 2\pi/q_{\circ}$ 考虑第m通道,如果 QIADC 系统每个通道所加的偏移量是准确的,没有量化偏移误差,则量 化函数 $p_m(x)$ 的 PDF 的傅里叶变换可以表示为:

$$\Phi_{p_m}(u) = e^{-ju(mq/M)} \left[\Psi \sum_{k=-\infty}^{\infty} \delta(u - k\Psi) \right]$$
(22)

进而 QIADC 系统的输出为:

QIADC 系统的输出可以表示为^[14]:

$$\Phi_{y}(u) = \Phi_{x}(u) \cdot M\Psi \sum_{l=-\infty}^{\infty} \delta(u - lM\Psi)$$
(24)

现在考虑 QIADC 系统的通道偏移存在误差的情况。 在实践中,要分析每个通道不同误差的系统性能是很困 难的。为了简化分析,现只考虑每个通道的误差固定不 变且误差值是相同的。于是,式(22)可以改写为:

$$\Phi'_{p_{m}}(u) = e^{-ju(mq/M+r)} \left[\Psi \sum_{k=-\infty}^{\infty} \delta(u - k\Psi) \right] =$$

$$\Psi \sum_{k=-\infty}^{\infty} \delta(u - k\Psi) e^{-ju(mq/M+r)} |_{u=k\Psi} =$$

$$\Psi \sum_{k=-\infty}^{\infty} \delta(u - k\Psi) e^{-jk\Psi(mq/Q+r)}$$
(25)

式中:r表示通道量化偏移误差,取值范围为[0, q]。求和计算后,QIADC系统的输出为:

$$\Phi'_{y}(u) = \Phi_{x}(u) \cdot \sum_{m=1}^{M} \Phi_{p_{m}}(u) =$$

$$\Phi_{x}(u) \sum_{m=1}^{M} \left[\Psi \sum_{k=-\infty}^{\infty} \delta(u - k\Psi) e^{-jk\Psi(mq/M+r)} \right]$$
(26)

令 $\alpha(k) = \sum_{m=1}^{n} \Psi e^{-jk\Psi(mq/M+r)}$,且 $\Psi = 2\pi/q$,进一步可

以得到:

$$\alpha(k) = \sum_{m=1}^{M} \Psi e^{-jk2\pi(m/M + r/q)} = \Psi e^{-jk2\pi r/q} \cdot \sum_{m=1}^{M} e^{-j2k\pi m/M}$$
(27)

根据周期性复指数的特性,当 *k* = *lM* 时(*l* 为整数), 式(27)可以改写为:

 $\alpha(lM) = M\Psi e^{-jlM2\pi r/q}$ 此时,系统的输出为:

$$\Phi'_{y}(u) = \Phi_{x}(u) \cdot M\Psi \sum_{l=-\infty}^{\infty} \delta(u - lM\Psi) \cdot e^{-jlM2\pi n/q}$$
(28)

根据 $\delta(\cdot)$ 函数的性质,式(28)可改写成:

$$\Phi'_{y}(u) = \Phi_{x}(u) \cdot M\Psi \cdot e^{-j2\pi \cdot \frac{W}{\Psi_{q}}} \cdot \sum_{l=-\infty}^{\infty} \delta(u - lM\Psi) \mid_{u = lM\Psi}$$
(29)

因为式(29)表示的是 QIADC 系统的输出,它应该是 一个实数。由此,根据欧拉公式可得:

$$\Phi'_{y}(u) = \Phi_{x}(u) \cdot M\Psi \cos(ur) \cdot \sum_{l=-\infty}^{\infty} \delta(u - lM\Psi) \mid_{u=lM\Psi}$$
(30)

如果 QIADC 中没有量化偏移误差,即 r=0,式(30) 与(24)相等。当r不为0时,根据式(4),提升的量化位数可表示为:

 $b_{er} = \log_2(M \mid \cos(ur) \mid) = \log_2 M + \log_2 \mid \cos(ur) \mid$ (31)

无论 u 取何值,式(31)中的 $\log_2 | \cos(ur) | \leq 0$ 均成 立,因而 $b_{er} < b_e$ 永远成立,即量化偏移误差会显著降低 QIADC 系统的性能。

3 实验验证

本节通过仿真实验评估了混合并行采集系统的性 能,并验证了所提出的参数配置的正确性。

为了评估采样率和分辨率对噪声功率的影响,在一个包含48个 ADC 的混合并行采集系统上进行了仿真实验,测试信号为一个频率为100 MHz 的正弦信号。测试信号含有输入噪声,用输入信噪比(ISNR)作为衡量噪声大小的指标,其定义为:

$$ISNR = 10 \lg \left(\frac{\parallel \boldsymbol{s} \parallel^2}{\parallel \boldsymbol{n} \parallel^2} \right)$$
(32)

其中,s为输入信号,n为输入噪声。采集系统中每 个 ADC 的采样率为 200 MHz, 量化位数 b 为 8 bit, 因此, 系统的采样率范围为 200 MHz(N=1, M=48)~ 9 600 MHz(N=48, M=1), 分辨率范围为 8~14 bit。N (系统通道数)和 M(每通道中的 ADC 数)的具体数值在 表1的第1列给出,之所以只有这些特定的组合,是因为 在实际系统中 M 和 N 都是整数。系统中的输入噪声为 高斯白噪声,ISNR 分别为 10、25 和 40 dB。此外,考虑到 输入噪声的随机性,每组进行了100次随机试验并取均 值,具体的实验结果显示在图 4 中。图中实线表示的 E_n 为式(11)中的输入噪声功率 σ^2 ,虚线表示的 E_a 为式 (11)中的量化噪声功率 σ_a^2 。具体来说,图 4(a)显示了 采样率对噪声的影响,而图 4(b)表示了分辨率对噪声的 影响。由图分析可知,增加采样率有利于降低输入噪声 功率,而增加分辨率有利于降低量化噪声功率,这与式 (11)中的理论结果一致。

接下来研究采样率、分辨率和系统性能之间的关系, 并验证式(16)中的理论结果。依旧采用上述采集系统, 在 ISNR=40、50 和 60 dB 的条件下进行了实验,同样对 每个采样率与分辨率的组合进行了 100 次随机试验并取 均值。结果如图 5 所示,每组输入噪声能量、量化噪声能 量及 OSNR 的具体数值列于表 1。结果表明,当输入噪声 功率约等于量化噪声功率时,系统具有最优的采集精度 (OSNR 取得最大值)。结合图 4 与 5 可以看出,在输入 噪声功率大于量化噪声功率的条件下,系统性能就会随 着 N 的增加而提高,但是如果量化噪声功率高于输入噪 声功率,系统性能就会随着 N 的增加而下降。只有在输 入噪声功率约等于量化噪声功率时,系统具有最优的采 集精度。这与前述的理论分析是一致的。







表 1 不同采样率和分辨率下的输入噪声功率、量化噪声功率和 osnr 的值

Table 1	the values of input noise power,	quantization noise power and	I OSNR with different sampling rates and resolution
---------	----------------------------------	------------------------------	---

		ISNR = 40 dB		ISNR = 50 dB		<i>ISNR</i> =60 dB			
N(M)	$E_n/$	E_q	OSNR/	E _n /	E_q	OSNR/	E _n /	E_q	OSNR/
	dB	dB	dB	dB	dB	dB	dB	dB	dB
1 (48)	-12.92	-47.75	43.03	-22.91	-47.83	53.01	-32.90	-47.86	62.87
2 (24)	-15.93	-44.73	46.04	-25.94	-44.82	55.99	-35.93	-44.85	65.51
3 (16)	-17.68	-42.62	47.78	-27.69	-42.68	57.67	-37.68	-42.68	66.60
4 (12)	-18.91	-41.73	48.99	-28.93	-41.81	58.82	-38.95	-41.83	67.25
6(8)	-20.71	-39.60	50.75	-30.68	-39.67	60.26	-40.66	-39.69	68.23
8 (6)	-21.95	-38.32	51.94	-31.95	-38.38	61.15	-41.94	-38.36	66.88
12 (4)	-23.69	-36.60	53.57	-33.69	-36.66	62.00	-43.72	-36.62	65.94
16 (3)	-24.98	-35.32	54.73	-34.97	-35.36	63.28	-44.97	-35.33	65.01
24 (2)	-26.73	-33.57	55.99	-36.72	-33.57	61.94	-46.70	-33.47	63.36
48 (1)	-29.73	-30.55	57.24	-39.74	-30.60	60.22	-49.74	-30.61	60. 69

根据前两个实验,如果考虑输入噪声与量化噪声影响的不同,可以进一步推断出混合并行交替采集系统的性能更易受输入噪声的影响。如图 5(a)所示,当 ISNR小于 50 dB 时,系统的性能总是随着 N 的增加而提高。只有当 ISNR 达到 50 dB 以上时,才有可能出现量化噪声功率高于输入噪声功率的情况,这时才应该减少 N(增加M)以保持系统具有更好的性能。这说明虽然输入噪声和量化噪声是同时考虑的,但它们的影响是不同的。对于这样一个混合交替采样系统,在设计时应考虑两种模式:对于低 ISNR,系统应该优先保证高采样率(N 较大),这样能更好地抑制输入噪声而保持系统的性能;对于高 ISNR,系统应优先保证高分辨率(M 较大),更好地抑制量化噪声从而保持系统的性能。

为了验证上述结果,通过如下实验来探究不同 ISNR 下系统的性能。采集系统的配置参数与前两个实验一 致,系统通道数 N 为4、6、8 和12,则对应的 M 分别为12、 8、6 和4,图6 描述了 ISNR 从 10~70 dB 的仿真结果。结 果表明,对于低 ISNR,高采样率系统具有更好的性能,而 高分辨率系统在高 ISNR 下具有更突出的性能。在该实 验的系统中,只有在输入噪声很低时(ISNR = 60 或 70 dB),才会考虑配置高分辨率系统,因此在大多数情况 下,可以直接设计高采样率采集系统。





最后,对 QIADC 的量化偏移误差影响进行了实验。 仿真采用的测试信号是 100 Hz 的正弦波,QIADC 系统由 4 个采样率为 1 kHz 的 ADC 组成。选取的衡量指标是 ADC 的有效位数(ENOB),它可以由 SNR 计算得到^[18], 二者之间的关系如下:

$$SNR(dB) = 6.02 \cdot ENOB + 1.76$$
 (33)

首先计算不同量化位数 ADC 的原始 ENOB,然后与

4 通道 QIADC 不同偏移误差下的 ENOB 进行比较,结果 如表 2 所示。表中最后两列分别表示系统具有 q/8 和 q/6 偏移误差的 ENOB。理想情况下,4 通道 QIADC 计算得 出的 ENOB 比原始 ADC 的高 2 bit,而带有偏移误差的 4 通道 QIADC 分辨率提升的位数低于 2 bit。从表 2 中显 然可以得出通道偏移误差降低了 QIADC 系统的性能。

表 2 偏移误差与分辨率增加位数表

Table 2	The offset error and increased bits							
量化位数	ENOB	r = 0	r = q/8	r = q/6				
4	2.98	4.92	4.34	4.22				
8	6.97	8.96	8.35	8.15				
10	8.96	10.97	10.39	10.23				
12	10.96	13.02	12.33	12.14				
16	14.97	17.04	16.40	16.12				

4 结 论

本文基于 TIADC 和 QIADC 的混合并行交替采样系 统,研究了其最优参数配置问题。通过分析表明,在系统 中 ADC 总数一定的条件下,当输入噪声功率与量化噪声 功率相等时,该系统可以达到最优的采样精度。在对系 统采样率与分辨率进行权衡配置时,如果输入噪声较大, 系统应优先保证高采样率:如果输入噪声较小,系统应优 先保证高分辨率。此外,本文还讨论了偏移误差对 QIADC 的影响。由于在实际系统中的噪声比较复杂,控 制实现实际系统中的输入噪声与量化噪声相等比较困 难,因此本文未在实际采集系统中进行实验,只进行了理 论分析与仿真。本文工作的一个实际意义在于为实际的 混合交替系统设计提供一个指南,在实际系统中,由于信 号不可避免的会被输入噪声污染,因此大多数情况下高 采样率的混合交替采样系统可能会比相应的高分辨率系 统提供更好的性能。对于单一的 QIADC 系统而言,保持 每个通道精确的量化偏移是系统性能的保证,但实际上 保持每通道精确的量化偏移是比较困难的,因此分析量 化偏移误差对系统性能的影响也是必要的。在后续工作 中将对更多的系统噪声分量进行建模,并综合考虑各类 噪声的影响,使模型与实际系统更吻合,进一步提高实 用性。

参考文献

[1] 丁博文,苗澎,黎飞,等. 500MS/s 12 位流水线 ADC 的 设计研究[J]. 电子测量与仪器学报,2022,36(3): 130-138.

DING B W, MIAO P, LI F, et al. Design research of 500MS/s 12 bit pipeline ADC [J]. Journal of Electronic Measurement and Instrumentation, 2022, 36 (3):

130-138.

 [2] 杨江涛,吕增强,贺增吴. 高速高分辨率数据采集系统 设计与实现[J]. 电子质量,2022(7):105-108.
 YANG J T, LYU Z Q, HE Z H. The design and realization in high speed and high-resolution data acquisition system [J]. China Academic Journal

Electronic, 2022(7): 105-108.

[3] 邱渡裕,田书林,叶芃,等. 基于并行结构的随机等效 时间采样技术研究与实现[J]. 仪器仪表学报,2014, 35(7):1669-1675.

> QUI D Y, TIAN SH L, YE P, et al. Research and implementation of a random equivalent time sampling based on parallel structure [J]. Chinese Journal of Scientific Instrument, 2014, 35(7): 1669-1675.

- BERTOCCO M, FRIGO G, NARDUZZI C, et al. Resolution enhancement by compressive sensing in power quality and phasor measurement [J]. IEEE Transactions on Instrumentation & Measurement, 2014, 63 (10): 2358-2367.
- [5] 李帅永,毛维培,程振华,等.基于 VMD 和 K-SVD 字
 典学习的供水管道泄漏振动信号压缩感知方法[J].
 仪器仪表学报,2020,41(3):49-60.

LI SH Y, MAO W P, CHENG ZH H, et al. Compressed sensing method for leakage vibration signal in watersupply pipelines based on VMD and K-SVD dictionary learning[J]. Chinese Journal of Scientific Instrument, 2020, 41(3): 49-60.

- [6] HUNG T C, LIAO F W, KUO T H. A 12-Bit timeinterleaved 400-MS/s pipelined ADC with split-ADC digital background calibration in 4,000 conversions/ channel [J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2019, 66(11): 1810-1814.
- [7] CHOI H S, ROH S, LEE S, et al. A 6b 48 GS/s asynchronous 2b/cycle time-interleaved ADC in 28 nm CMOS [C]. 2021 18th International SoC Design Conference (ISOCC), IEEE, 2021: 127-128.
- [8] MANGANARO G, ROBERTSON D. Interleaving ADCs: unraveling the mysteries[J]. Analog Dialogue, 2015.
- [9] LE DUC H, NGUYEN D M, JABBOUR C, et al. Fully digital feedforward background calibration of clock skews for sub-sampling TIADCs using the polyphase decomposition [J]. IEEE Transactions on Circuits & Systems I Regular Papers, 2017, 64(6): 1515-1528.
- [10] 崔文涛,李杰,张德彪,等. 基于国产 ADC 芯片的

TIADC 系统时间误差自适应校准算法[J]. 仪器仪表 学报,2021,42(11):132-139.

CUI W T, LI J, ZHANG D B, et al. TIADC system time error adaptive calibration algorithm based on domestic ADC chip [J]. Chinese Journal of Scientific Instrument, 2021,42(11): 132-139.

- [11] 肖瑞,陈红梅,王舰,等. 基于参考通道随机化的 TIADC 校准算法 [J]. 电子测量与仪器学报,2021, 35(6):147-153.
 XIAO R, CHEN H M, WANG J, et al. A Ref. ADCbased calibration for time interleaved ADCs using random sampling sequence [J]. Journal of Electronic Measurement and Instrumentation, 2021, 35 (6): 147-153.
- [12] CHEN Y S, WANG Z Y, ZHUANG Y Q, et al. Analysis and design of sigma-delta ADCs for automotive control systems [C]. 2021 IEEE 3rd International Conference on Circuits and Systems (ICCS), IEEE, 2021:235-241.
- [13] D'ARCO M, GENOVESE M, NAPOLI E, et al. Design and implementation of a preprocessing circuit for bandpass signals acquisition [J]. IEEE Transactions on Instrumentation and Measurement, 2014, 63 (2): 287-294.
- [14] JIANG J, GUO L P, YANG K J, et al. Information entropy-and average-based high-resolution digital storage oscilloscope[J]. Mathematical Problems in Engineering, 2014: 947052.
- [15] GAO J, YE P, ZENG H, et al. Theory of quantizationinterleaving ADC and its application in high-resolution oscilloscope [J]. IEEE Access, 2019 (7): 156722-156732.
- [16] PUPALAIKIS P J, LECROY T. Understanding vertical resolution in oscilloscopes [C]. DesignCon, Santa Clara, CA, USA, Tech. Rep, 2017.
- [17] ZHENG Y Z, ZHOU N X, ZHAO Y J, et al. A short review of some analog-to-digital converters resolution enhancement methods [J]. Measurement, 2021, 180: 109554.
- [18] GAO J, HUANG W, WEI W, et al. Trade-off between sampling rate and resolution: A time-synchronized based multi-resolution structure for ultra-fast acquisition [C].
 2018 IEEE International Symposium on Circuits and Systems (ISCAS). IEEE, 2018: 1-5.
- [19] MIZUTANI K, HARADA H. Analytical model of quantization noise for in-band full-duplex wireless

communications [C]. 2020 23rd International Symposium on Wireless Personal Multimedia Communications (WPMC). IEEE, 2020: 1-6.

[20] NEUHAUS P, SHLEZINGER N, DORPINGHAUS M, et al. Task-based analog-to-digital converters [J]. IEEE Transactions on Signal Processing, 2021, 69: 5403-5418.

作者简介



郑彦泽,2017 年于西南石油大学获得 学士学位,现为电子科技大学博士研究生, 主要研究方向为高速信号采集与处理。 E-mail: Zhyz@ std. uestc. edu. cn

Zheng Yanze received his B. Sc. degree from Southwest Petroleum University in 2017.

Now he is a Ph. D. candidate in University of Electronic Science

and Technology of China. His main research interests include high-speed signal acquisition and processing.



赵贻玖(通信作者),2012 年获得电子 科技大学自动化工程学院测试技术与仪器 工学博士学位,现为电子科技大学教授、博 士生导师,主要研究方向为宽带时域测试 技术。

E-mail: yijiuzhao@uestc.edu.cn

Zhao Yijiu (Corresponding author) received his Ph. D. degree in measuring and testing technology and instruments from the University of Electronic Science and Technology of China (UESTC) in 2012. Now he is a professor and doctoral supervisor of UESTC. His main research interest includes wideband time domain testing.