

DOI: 10.13382/j.jemi.B2003347

基于动态线性相位处理的新型频率改正器研究*

王佳婧¹ 屈八一¹ 曲鑫¹ 周渭²

(1. 长安大学 信息工程学院 西安 710064; 2. 西安电子科技大学 机电工程学院 西安 710071)

摘要:针对现有频率改正器很难改正频率存在微小差异并随时间动态改变的两信号。提出一种高精度动态频率改正技术,实现对随时间不断变化的两不同频信号之间的相位差测量及控制,并达到 10^{-12} 量级的微小频率改正。设计采用ADC充当数字检相器,利用边沿效应对大量线性区有效数据进行采样;经现场可编程逻辑门阵列(FPGA)和单片机对数据进行存储和预处理后,电压控制—恒温晶体振荡器(VC-OCXO)根据单片机提供的压控电压对频率进行改正。最终实验结果表明新型频率改正器具有低噪声、高分辨率、高转换效率、高稳定性及高可调节性等特点。

关键词:相位差测量;ADC;频率改正;时间同步

中图分类号: TH714 **文献标识码:** A **国家标准学科分类代码:** 460.40

Research on new frequency corrector based on dynamic linear phase processing

Wang Jiajing¹ Qu Bayi¹ Qu Xin¹ Zhou Wei²

(1. School of Information Engineering, Chang'an University, Xi'an 710064, China; 2. School of Mechanical and Electrical Engineering, Xi'an University of Electronic Technology, Xi'an 710071, China)

Abstract: In view of the fact that it is difficult for the existing frequency corrector to correct the two signals whose frequencies have a small frequency difference and changes dynamically over time, a high-precision dynamic frequency correction technology is proposed, to achieve the measurement and control of the phase difference between two different frequency signals that change over time and achieve a small frequency correction of the order of 10^{-12} . The design mainly uses the ADC as a digital phase detector function to sample a large amount of effective data in the linear region using the edge effect. The FPGA and the microcontroller preprocess and store the data. The VC-OCXO corrects the frequency according to the voltage-controlled voltage provided by the single-chip microcomputer after the data is stored and preprocessed. The final experimental results show that the new frequency corrector has the characteristics of low noise, high resolution, high conversion efficiency, high stability, and high adjustability.

Keywords: phase difference measurement; ADC; frequency correction; time synchronization

0 引言

高精度频率改正技术在时间同步、频率合成、信息高速公路、卫星定位、高速数字通讯、地震预报等领域中有广泛应用。随着时间同步技术发展,对相位、频率的精细调整要求也越来越高,基于数字化相位比对技术和频率控制技术也需要不断改进^[1-2]。国家授时中心守时用的原子钟存在长期工作后元器件老化等问题,其输出频率

会产生微小偏差,并且误差会逐渐变大影响时间测量精度,这就需要一种测量仪器实时改善原子钟因为器件老化引起的频率偏差,使其输出频率无限接近时间公报提供的标准频率^[3-5]。而精密频率改正最重要的工作就是实现精密相位差测量^[6-7]。目前国内外双混频时差法相位比对技术应用最为广泛,其测量精度和响应速度也优于其他测量方法。但是当两信号频率存在微小差异时,普通的相位比对技术必须经过复杂的模拟变换电路,这时会引入大量噪声,同时使电路结构复杂化从而影响测

量精度^[8-11]。

本文提出的数字化相位比对技术可减少频率变换,提升频率测量精度。高速 ADC 可实现双通道约 368.64 Msps 的采样率,在极短时间内提供大量数据计算相位差。将测量得到两信号之间的相位差根据相应的算法计算后提供给电压控制—恒温晶体振荡器(voltage controlled oven controlled crystal oscillator, VC-OCXO)压控电压,实现频率动态微调。这种方法具有硬件结构简单、漂移小、分辨率高等突出优点,可实现 ps 级分辨率的测量及控制,调频宽度为 Hz 量级。

1 理论基础

基于动态线性相位比对的频率改正器主要包含两个关键技术,分别是 ADC 线性相位差测量技术和采样数据处理技术。

1.1 ADC 线性相位差测量原理

系统采用 16 bits 高速 ADC 直接采集被测信号采样周期线性区内的数字化电压-相位差值,ADC 将随时间连续变化的模拟量转换为时间离散的数字量。现场可编程逻辑门阵列(field programmable gate array, FPGA)对 ADC 测量数据进行分析处理得到两异频信号的相位差。采用数字式线性相位比对方法,可以解决传统双混频时差法测量需要使用大量模拟电路而影响系统精度、且必须保证被测信号与参考信号标称频率值一致等问题。相位差测量保持两不同频正弦周期信号采样时的相位步进 ΔT 固定不变,输入指定频差 Δf ,通过改变相位步进 ΔT 出现频繁程度从而对 Δf 进行预先设定及修正。避免传统闸门技术在测量时,因为提升测量精度而造成的响应时间过长问题。对于被锁定的信号,采集的电压-相位差值会随时间出现单调、匀速的变化。其采样过程原理图如图 1 所示,在设定的采样间隔中会有固定的相位差变化,根据 $\frac{\Delta f}{f_0} = \frac{\Delta T}{\tau}$ 可知,两异频信号频差 Δf 和相位步进 ΔT 之间对应关系。随着时间延伸,相位差会周期性变换,其得到的采样输出信号为正弦信号,最小周期为 T_{\min} ,且 $T_{\min} = \frac{1}{\Delta f}$,这个过程相当于混频,采样输出信号也可称为差频信号。而差频信号在每个周期的采样点个数由两频率源的标称频率值和 Δf 的比值决定。

信号间的最小公倍数周期:

$$T_{\min} = AT_x = BT_s \quad (1)$$

式中: τ 为两次采样时间间隔; Δf 是在时间 τ 内两比对频率源之间平均频差; f_0 为两频率源标称频率值; ΔT 为时间 τ 内两频率源相位差的变化量; T_x 为被测信号周期; T_s 为时钟信号周期。

对于时钟信号和被测信号分别为 100 和 10 MHz 的两信号。信号之间的等效检相频率是:

$$F_{\text{equ}} = \frac{A \cdot B}{T_{\min}} \quad (2)$$

ADC 充当检相器可以避免正弦信号波形在相位处理时的线性失真。按照正弦信号的线性段占满周期全相位变化范围的比例,选择时钟信号是比对信号对应频率的 n 倍,这样就能保证连续在一起的 n 个时钟信号中总有一个工作在信号的线性段。如图 1 所示,当 n 为 10 时,采样线性段在 $(-18^\circ, +18^\circ)$, f_x 是被测信号, f_s 作为采样时钟信号,当时钟信号频率值大约为被测信号的 10 倍时,离散的时钟信号采样点总有一个在被测信号的线性区内,且采样点的相位值随着采样时间 τ 在线性区内周期性变化。由图 1 可知,采样时间间隔 τ 就是被测信号的周期,根据 ADC 转换器采集到的数字电压值 V_n 来计算线性区的相位值序列 T_n ,两个相邻采样周期线性区内的相位值之差就是的测得的相位差。该数字线性区相位比对法可以有效避免死区和非线性现象。

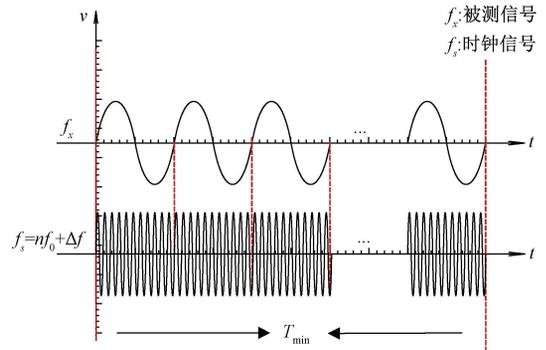


图 1 相位差变化规律

Fig. 1 Variation of phase difference

1.2 采样数据处理

被测信号是稳定的标准频率源输出,其瞬时电压表达式为:

$$V(t) = [V_0 + \varepsilon(t)] \sin[2\pi f_0 t + \varphi(t)] \quad (3)$$

式中: V_0 为标称信号的振幅; $\varepsilon(t)$ 为幅度方向的偏差值; $\varphi(t)$ 为相位值。

假设用 N 位 ADC 在线性区采集被测信号,得到线性区数字电压序列 V_n :

$$V_n = \frac{V_{\text{ref}}}{2^N} \delta(t - nT_1) \times V(t) \quad (4)$$

$$t \in \left[-\frac{\pi}{10} + nT_x \leq t \leq \frac{\pi}{10} + nT_x \right]$$

式中: V_{ref} 为 ADC 参考电压, T_1 为采样信号周期。

$$T_n = \frac{V_n}{K} \quad (5)$$

$$\Delta T_n = T_{n+1} - T_n \quad (6)$$

式中: K 为线性区斜率。由此求得线性区相位值序列 T_n , 以及相邻两个采样周期之间的相位差值 ΔT_n 。

系统使用无间隔采样, FPGA 每秒钟从 ADC 中获取到高达 200 MB 的数据量, 这显然会对数据的后续处理造成困难。因此当数据传输到 FPGA 内部后, 就会做数据预处理来削减数据量。经过数据预处理之后, FPGA 的实例模块会挑选出图 2 所示符合指定线性区定义的线性相位采样值, 并使用单片机对测量数据进行计算, 传送至上位机进行显示及保存。对于测量系统而言, 单片机控制着整个系统的开始和结束, FPGA 拥有极高运行速率及高并行性, 可以配合外围电路制作一些较高运算速率的仪器。但 ADC 采集数据量庞大, 且考虑到重复利用等问题, FPGA 的人机交互能力相较于单片机较弱且结构复杂。因此, FPGA 与单片机通过串口双线通信实现全双工通信, 配合单片机使用, FPGA 将采集的数据传送给单片机, 由单片机进行浮点型计算并上传至上位机保存, 完成人机交互^[12-13]。

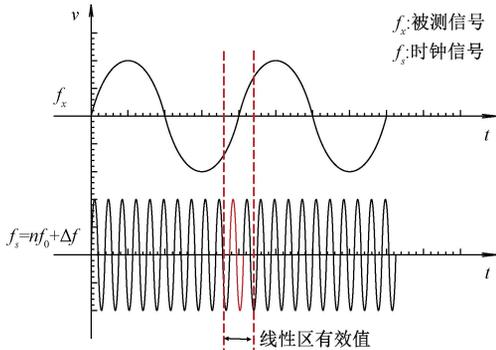


图2 线性区有效数据采样

Fig. 2 Linear area effective data sampling

1.3 频率改正器原理设计

频率改正器原理框图如图 3 所示, 将参考信号经频

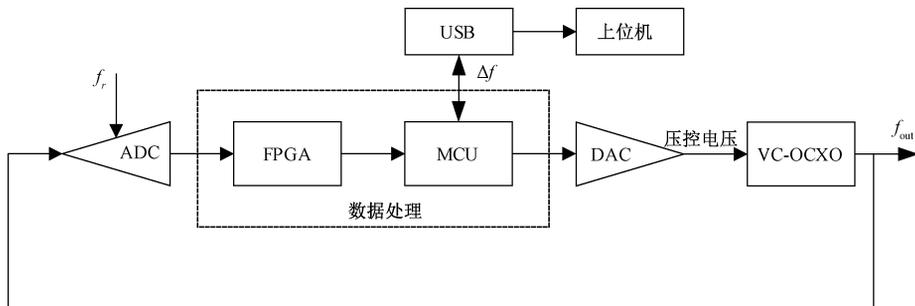


图3 频率改正器原理框图

Fig. 3 Functional block diagram of frequency corrector

可得测量时间间隔 τ 内, 两信号相对频差为:

$$y_{i+1} - y_i = \frac{\Delta f_{i+1} - \Delta f_i}{f} \quad (9)$$

率转换电路倍频, 作为 ADC 时钟信号。时钟信号 f_s 和与其互成倍数且有微小频差的被测信号 f_x 一起, 经 16 bits 高速 ADC 采样得到大量离散数据。利用模数转换中量化边沿的稳定度计算过滤得到有效数据进行鉴相。要获得高分辨率就必须兼容响应时间和高线性度, 这样才能可以保证相位差和测量结果之间具有准确的对应关系。采用动态线性相位处理的方法代替了原来的相位重合形成同步闸门测量方法。数字化 FPGA 环境下的线性比相方案, 测相过程中并不需要形成测量闸门, 避免了因为闸门带来的误差。当频率偏差过大时, 假设被测信号频率为 10 MHz 并且和参考信号相差 10 Hz, $\Delta T = 10^{-13}$ s。这使得测相同步精度不足, 不能满足实现 ps 量级的测量, 当两信号频偏过小时又出现闸门响应时间太长, 影响响应时间问题。动态线性相位处理的方法, 是按照相位的变化率来确定被控制信号的准确频率。保持固定相位步进值, 通过改变相位步进的频繁程度改变频率值, 从而实现快速测相。单片机按照要求的频率改正频差, 计算得到一个随着相位变化而调整的电压信号施加在 VC-OCXO 上, 从而控制相位步进变化。VC-OCXO 输出频率的倍数值。由于动态锁相控制的是 VC-OCXO 信号的相位变化率, 并不影响到相位处理的精度, 因此动态锁相具有比原来靠闸门计数方法更明显的优点。

2 实验结果及性能分析

2.1 实验性能测量

标准频率源输出信号瞬时电压为:

$$u(t) = u_0 \sin[2\pi f_0 t + \varphi(t)] \quad (7)$$

由相对频率起伏 $y(t)$:

$$y(t) = \frac{f(t) - f_0}{f_0} = \frac{f_t}{f_0} = \frac{1}{2\pi f_0} \cdot \frac{d\varphi(t)}{dt} \quad (8)$$

式中: y_i 为第 i 个采样点处的相对频差; f_i 为第 i 个采样点处的频率值; Δf_i 为第 i 组平均时间 τ 内的被测信号与参考信号的频差值。已知频率与相位之间转换关系

如下:

$$\frac{\Delta f_i}{f} = \frac{T_{i+1} - T_i}{\tau} = \frac{\Delta T_i}{\tau} \quad (10)$$

式中: T_i 为第 i 个采样点处被测信号与参考信号的相位差值; ΔT_i 为第 i 组平均时间 τ 内的相位差值变化量。将式(9)与(10)联立,即可求得:

$$y_{i+1} - y_i = \frac{\Delta T_{i+1} - \Delta T_i}{\tau} \quad (11)$$

频率稳定度即为相对频率起伏的方差:

$$\sigma_y^2(\tau) = \frac{1}{2m\tau^2} \sum_{i=1}^m (\Delta T_{i+1} - \Delta T_i)^2 \quad (12)$$

式中: m 为测量样本数。

影响新型频率改正器性能的主要因素即频率稳定度 $\sigma_y(\tau)$, 频率锁定后的输出信号频率稳定度和参考频标之间的频率稳定度随取样时间的变化关系,在很大程度上取决于线性相位比对和处理,以及步进的分辨率,分辨率越高信号相位变化的连续性越好,整个移相控制过程也就越平稳。频率稳定度测试使用阿伦(Allan)方差计算调相和调频引起的频率随机起伏,Allan 方差可分析振荡器的相位及频率的稳定度,高稳定度频率改正器的频率稳定度时域表征目前也常用 Allan 方差计算^[14-15]。

实验目的主要是测得闭环时频率改正后的频率稳定度。实验框图如图 4 所示,为了测试系统的频率改正稳定度,首先利用频率合成器合成 9.999 999 MHz 作为输入信号送入频率改正器,并设置指定频差输出 10 MHz 的信号,将经过频率改正后的输出信号及标准频率源输出 10 MHz 信号分别送入相噪测量仪和 Allan 方差测量仪 TSC 5125 A 测量频率稳定度。通过对测量得到的输出频率与标准频率源信号进行频率稳定度比较,系统可以实现 ps 量级的测量及改正。频率改正前后通过较长时间测试,频率稳定度趋于平稳,Allan 方差为 $7.165 4 \times 10^{-12}/s$ 并稳定在 $1.957 8 \times 10^{-13}$ 附近。

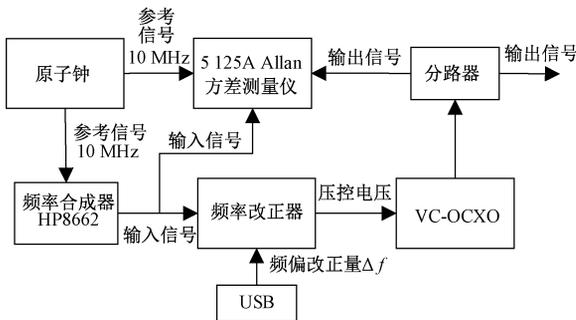


图 4 实验框图

Fig. 4 Experimental block diagram

相较于数字式线性相位比对方法,传统 DMTD 方法其长期稳定度和漂移影响则无法避免,使用单 AD 方法虽然短期稳定度和 DMTD 方法接近但其对长期漂移和老

化的抵抗力大大提升。另外时差测量分辨率也是仪器主要性能指标之一,文献[16]指出 REE、IEN 和 Quartzlock 推出的双混频时差测量系统均使 SR620 来进行最后的时差测量。查阅 SR620 的技术手册,可知,SR620 时差测量的分辨率为 25 ps;而数字式线性相位比对方法通过实验数据可以根据式(13)计算得到使用数字式相位比对技术其零点时差测量分辨率 $\delta[P(t)]_{\max} \approx 1.5 \text{ ps}$ 。

$$P(t) = \frac{\arcsin[u_0(t)/U_0]}{2\pi(f_{\text{ref}} + \Delta f)} \pm \frac{N \cdot T_{\text{ref}}}{10} \quad (13)$$

表明此系统可以降低成本并且提高频率改正器长期稳定度及时差测量分辨率使其满足需求。

2.2 试验结果分析

1) 试验环路能够正常工作改正频率,证明试验原理及过程的正确性。

2) 当环路稳定后其长期频率稳定度能够达到 $1.957 8 \times 10^{-13}$,证明相较与以往的频率改正器,在频率改正过程中长期稳定度实现稳步提升。虽然实验结果并不能使被测信号的输出频率和参考信号完全相等。但是提升了测量分辨率及精度。环路出现误差,主要是由于环路本身工作时受到噪声影响;标准频率源输出精度受限等。采用边沿效应很好的解决了 16 bits ADC 存在的量化误差问题。

3) 环路锁定后,输出信号和理想参考信号之间仍存在微小频率偏差。两频率偏差非常小的信号之间可以进行动态改正,而不是将频率值稳定为一个定值,并且减少模拟、数字电路的使用,提高频率改正精度的方法可以很好的应用在原子钟上。

4) 该频率改正器通过改变输入在 VC-OCXO 上的压控电压改变输出频率,实现过程非常方便、快速。

频率稳定度测试实验数据如表 1 所示,频率改正特性稳定度曲线如图 5 所示。

表 1 频率稳定度测试实验数据

Table 1 Experimental data of frequency stability test

采样时间/s	频率稳定度/ σ
1	$7.165 4 \times 10^{-12}$
2	$3.857 8 \times 10^{-12}$
4	$2.964 5 \times 10^{-12}$
8	$1.936 9 \times 10^{-12}$
16	$1.746 6 \times 10^{-12}$
32	$1.523 2 \times 10^{-12}$
64	$9.614 5 \times 10^{-13}$
128	$7.851 4 \times 10^{-13}$
256	$7.539 8 \times 10^{-13}$
512	$3.587 4 \times 10^{-13}$
1024	$1.975 8 \times 10^{-13}$

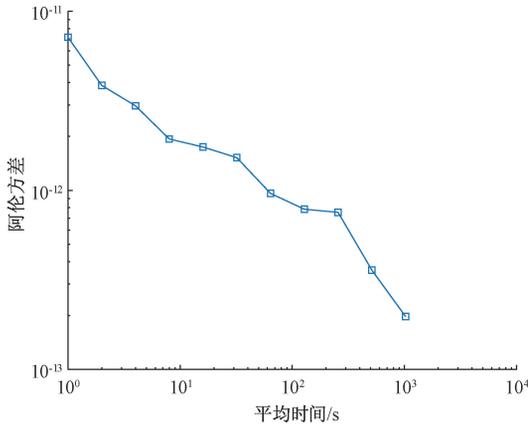


图5 频率改正特性稳定度曲线

Fig. 5 Frequency correction characteristic stability curve

3 结论

综上所述,在数字化背景下的频率改正器可以改善模拟电路带来的误差,提升数字化测量精度,大大简化测量电路引入的误差,实现短期频率改正,并且具有很宽的频率改正范围。该方法适用于改正两频率接近,仅有微小频差的信号。本文所推出的微频差的频率合成和频率改正技术是通过控制和改变输出信号的相位变化率实现了频率的精密微变化。这一点和传统的各种频率合成及锁相环技术是完全不同的。从频率合成变化的分辨率来看,这里的频率微变化往往是在 mHz 甚至 μ Hz 量级,所以远远高于通常的技术能力。本文的处理方法还可以和传统的方法结合,在微频差改正方向有一定的参考和实用价值。

参考文献

- [1] MOSHKIN I A, NIKOLAEV A N, NIKITIN N S. Assessing the impact of analog-to-digital converter resolution on the phase difference measurement error in a digital receiver [C]. IEEE Dynamics of Systems, Mechanisms and Machines (Dynamics), 2018.
- [2] AL-ASHWAL W A. Low phase noise frequency synthesis for ultrastable X -band oscillators [J]. IEEE Microwave and Wireless Components Letters, 2017, 27(4): 392-394.
- [3] 徐从裕,胡宗久,杨雅茹,等. 基于 FFT 及 IFFT 的超声波相位差检测方法 [J]. 电子测量与仪器学报, 2019, 33(5): 180-186.
XU C Y, HU Z J, YANG Y R, et al. Ultrasonic phase difference detection method based on FFT and IFFT [J]. Journal of Electronic Measurement and Instrument, 2019, 33(5): 180-186.
- [4] 白丽娜,刘海东,葛肖霞,等. 晶体振荡器输出的精密频率改正技术 [J]. 电子科技大学学报, 2019, 48(1): 58-61.
- [5] 屈八一,张蕊,张鑫,等. 新型的精密时差测量技术 [J]. 西安电子科技大学学报, 2015, 42(6): 152-157.
QU B Y, ZHANG R, ZHANG X, et al. New precision time difference measurement technology [J]. Journal of Xidian University, 2015, 42(6): 152-157.
- [6] MENG X. A low-noise digital-to-frequency converter based on injection-locked ring oscillator and rotated phase selection for fractional-n frequency synthesis [J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2019, 27(6): 1378-1389.
- [7] 孙雅芃,张福海. 时钟频率校正关键技术研究 [J]. 南开大学学报(自然科学版), 2019, 52(2): 11-15.
SUN Y P, ZHANG F H. Research on key technology of clock frequency correction [J]. Journal of Nankai University (Natural Science Edition), 2019, 52(2): 11-15.
- [8] 卜朝晖,常仙云,陈文星,等. 基于可触发环形振荡器的高精度时间间隔测量 [J]. 仪器仪表学报, 2019, 40(5): 10-18.
BU ZH H, CHANG X Y, CHEN W X, et al. High-precision time interval measurement based on triggerable ring oscillator [J]. Journal of Instrumentation, 2019, 40(5): 10-18.
- [9] 袁庆庆,蔡继宽,宋斌,等. 一种可实现分级调试的新型锁相环技术 [J]. 电子测量技术, 2018, 41(2): 10-14.
YUAN Q Q, CAI J K, SONG B, et al. A new phase-locked loop technology that can realize hierarchical debugging [J]. Electronic measurement technology, 2018, 41(2): 10-14.
- [10] 刘日,董全林,朱天宇. 基于全数字锁相环的直流载波系统设计 [J]. 国外电子测量技术, 2018, 37(4): 141-146.
LIU R, DONG Q L, ZHU T Y. Design of DC carrier system based on all digital phase locked loop [J]. Foreign Electronic Measurement Technology, 2018, 41(2): 10-14.
- [11] BAI Y P, GAISBAUER D, HUBER S, et al. Intelligent FPGA data acquisition framework [J]. IEEE Transactions on Nuclear Science, 2017, 64(6): 1219-1224.
- [12] 许龙飞,罗丹,周渭,等. 一种全面响应时间的频率稳定度测量 [J]. 西安电子科技大学学报, 2018, 45(1): 72-75, 122.

- XU L F, LUO D, ZHOU W, et al. A comprehensive response time frequency stability measurement [J]. Journal of Xidian University, 2018, 45(1):72-75, 122.
- [13] 王超, 李世光, 夏振华, 等. 精密频率与相位调整方法[J]. 现代电子技术, 2018, 41(7):125-129, 134.
- WANG CH, LI SH G, XIA ZH H, et al. Precision frequency and phase adjustment method [J]. Modern Electronic Technology, 2018, 41(7):125-129, 134.
- [14] TRINCHERA B, SERAZIO D, POGLIANO U. A synchronous phase comparator for characterization of devices for PMUs calibrator [J]. IEEE Transactions on Instrumentation and Measurement, 2017, 66(6):1139-1145.
- [15] POKATILOV A, KUBARSEPP T, VABSON V. Effect of keysight 3458A jitter on precision of phase difference measurement [J]. IEEE Transactions on Instrumentation and Measurement, 2016, 65(11):2595-2600.
- [16] 徐超, 刘军良, 胡永辉. 双混频时差测量系统的误差分析与试验研究 [J]. 时间频率学报, 2018, 41(3):206-213.
- XU CH, LIU J L, HU Y H. Error analysis and experiment of dual mixer time difference measurement system [J]. Journal of Time Frequency, 2016, 65(11):2595-2600.

作者简介



王佳婧(通信作者), 2017年于山东理工大学获得学士学位, 现为长安大学硕士研究生, 主要研究方向为时间频率测量技术。
E-mail: 915683067@qq.com

Wang Jiajing (Corresponding author)

received her B. Sc. degree from Shandong University of Technology in 2017. Now she is a M. Sc. at Changan University. Her main research interest is time frequency measurement technology.



屈八一, 2003年于西安电子科技大学获得学士学位, 2006年于西安电子科技大学获得硕士学位, 2010年于西安电子科技大学获得博士学位, 现为长安大学副教授, 主要研究方向为时间频率测量与控制领域及频率标准领域。

E-mail: 404182049@qq.com

Qu Bayi received his B. Sc. degree from Xi'an University of Electronic Technology in 2003, M. Sc. degree from Xi'an University of Electronic Technology in 2006, and Ph. D. degree from Xi'an University of Electronic Technology in 2010. Now he is associate professor at Changan University. His main research interests include time frequency measurement and control field and frequency standard field.