

200 MHz 带宽基带信号发生器的设计与实现*

薛晓男 李增红

(中国电子科技集团公司第四十一研究所 青岛 266555)

摘要:介绍了基于FPGA的基带信号发生器设计方案,主要叙述了成型滤波以及任意重采样内插比等关键技术。该基带信号发生器不仅实现了标准数字调制格式的基带信号发生,而且通过FPGA内部的并行架构设计,实现了500 MHz的高速数据速率,I/Q带宽达到200 MHz。将其应用于矢量信号发生器中,既实现了PSK、ASK、FSK、MSK、QAM等标准数字调制格式的矢量信号,又实现了400 MHz矢量调制带宽。经过测试,在4 M码元速率的情况下,QPSK和512QAM调制格式的EVM分别达到0.7%和1.0%;400 MHz带宽的矢量调制信号频响小于1 dB。

关键词:基带信号;成型滤波;任意重采样内插比;I/Q;EVM;矢量调制带宽

中图分类号: TN741 **文献标识码:** A **国家标准学科分类代码:** 510.1020

Design and implementation of 200 MHz bandwidth baseband signal generator

Xue Xiaonan Li Zenghong

(The 41st Institute of CETC, Qingdao 266555, China)

Abstract: This paper introduces a design of FPGA-based baseband signal generator and mainly describes the key technologies, which are the molding filter and arbitrary resampling interpolation ratio. We not only achieve the standard digital modulation format baseband signals, but also gain a 500MHz high-speed data stream and 200 MHz bandwidth I/Q signal through the design of FPGA internal parallel architecture. After applying it to the vector signal generator, we realize the standard digital modulation format vector signals, such as PSK, ASK, FSK, MSK, QAM, and the bandwidth of vector modulation signal is as wide as 400 MHz. Tests show that the EVM of QPSK and 512QAM reaches 0.7% and 1.0% respectively in the case of 4 M symbol rate, meanwhile the frequency response of 400 MHz bandwidth vector modulation signal is less than 1 dB.

Keywords: baseband signal; molding filter; arbitrary resampling interpolation ratio; I/Q; EVM; bandwidth of vector modulation signal

0 引言

基带信号发生器是矢量信号发生器的核心,不仅为矢量信号发生器提供满足用户要求的各种调制格式的基带信号,而且决定着矢量信号发生器的矢量调制带宽。随着雷达、电子对抗、军事通信的发展,无线电信号的信道呈现复杂性和多样性^[1],无线电信号的调制格式也越来越复杂,调制带宽越来越宽。为了满足大带宽复杂调制信号的测试需求,提高矢量信号发生器的调制带宽以及复杂性变得重要和迫切^[2]。是德科技为5G、航空航天的测试推出的PXIe任意波发生器的基带带宽高达1 GHz^[3]。

1 基带信号发生器的设计方案

基带信号发生器设计方案中,FPGA内部进行大量复杂的信号处理运算^[4]。基带信号发生器的设计方案框图如图1所示。

FPGA内部实时产生伪随机序列(PN序列),通过串并转换以及码元映射分成IQ两路信号^[5],通过成型滤波器平滑波形,消除码间干扰,提高数据速率,产生两路IQ信号^[6];同时,通过FPGA控制DDR3,将上层工控机存储的任意波数据下载到DDR3内存条中,FPGA内部读取任意波数据,根据任意波回放速率同步和解码,得到两路IQ

收稿日期:2017-05

* 基金项目:国家重大科学仪器设备开发专项(2013YQ200607)资助

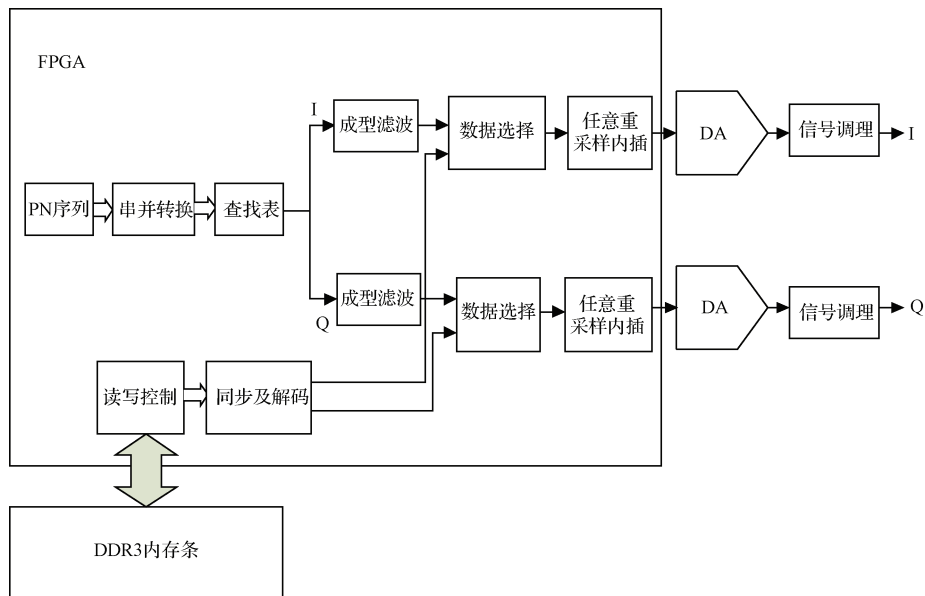


图1 设计方案框图

信号。两路 IQ 信号在 DAC 前端通过任意重采样内插比实现任意码元速率或者任意波回放速率增采样到 DAC 的数据采样率^[7-8]。

1.1 成型滤波的实现

成型滤波主要用来平滑波形以及消除码间干扰^[9-10]。该基带信号发生器的方案中,成型滤波后时钟速率提高到码元速率的 2 倍或 4 倍。以 4 倍内插成型滤波为例,将 128 阶成型滤波器的系数分成 4 组, $H(4i)$, $H(4i+1)$, $H(4i+2)$, $H(4i+3)$, 每组是一个 32 阶的滤波器, 每组滤波器工作时钟为码元速率时钟, 一个码元时钟周期内得到 4 个滤波结果, 输出端以 4 倍码元速率通过计数器选择输出成型滤波器结果, 如图 2 所示。

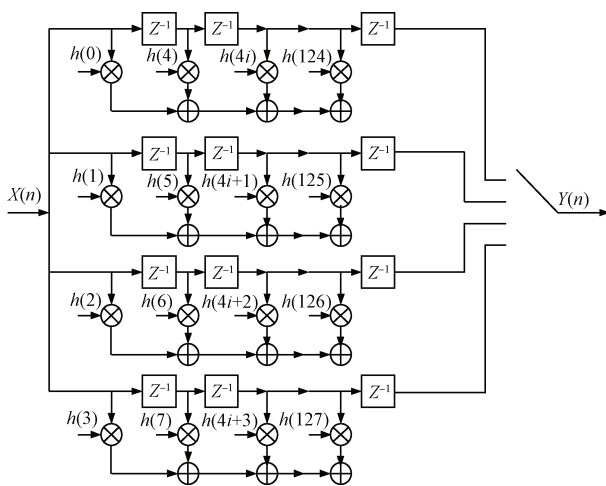


图2 成型滤波实现结构

1.2 任意重采样内插比实现方案

成型滤波后, 数据采样率提高到码元速率的 2 或 4

倍, 但是为了满足 DAC 的数据采样率, 减少后端模拟滤波器的个数, 需要内插器来进一步提高采样率^[10-13]。由于码元速率的任意性, 所以成型滤波后的内插器应该是任意重采样内插比。

任意重采样内插过程是通过一个 512 阶的低通滤波器实现 32 倍增采样, 再以后端 DAC 的数据采样率进行抽取实现任意重采样内插比。任意重采样内插实现流程如图 3 所示。

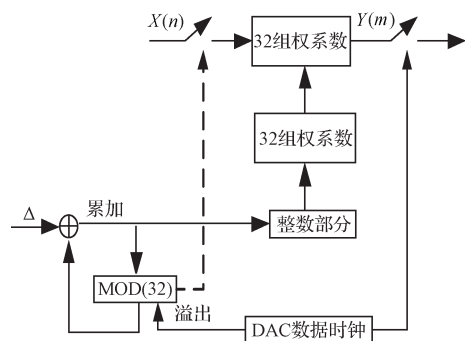


图3 任意重采样内插比实现

一个新的序列 $x(n)$ 送入滤波器的寄存器中, 累加器输出的整数部分选择哪一组系数进行滤波运算, 并且输出一个样本值。下一个 DAC 数据时钟驱动累加器以增量 Δ 增加, 并且得到 $Y(m)$, 累加器新的整数部分又获得新的样本值。当累加器溢出时, 新的数列 $x(n)$ 被更新。

2 500 MHz 时钟速率 DDS 模块实现

为了实现 200 MHz 带宽的 IQ 信号, 需要提供 500 MHz 的数据采样率^[14-15]。靠 FPGA 内部串行结构是无法实现

500 MHz的时钟速率。本文通过两路并行 250 MHz 时钟速率的 DDS 模块^[16],在 FPGA 内部实现了 500 MHz 的数

据速率,其方案框图如图 4 所示。

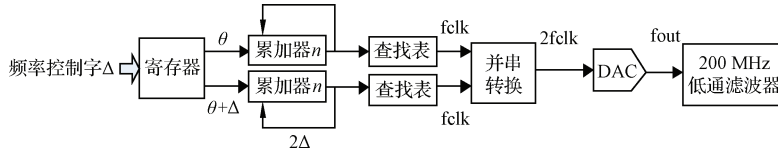


图 4 DDS 模块的并行架构

根据频率控制字得到相位增量 Δ ,两个累加器的相位初始值相差 Δ ,每个累加器的相位增量为 2Δ 。每个累加器输出的相位值通过查找表得到波形值,通过并串转换模块实现两路并行 $fclk$ 数据速率转换成 $2fclk$ 串行数据速率,最终实现输出的波形的频率 f_{out} 由下式决定:

$$f_{out} = \frac{\Delta}{2^n} \times 2fclk \quad (1)$$

3 实验结果与分析

本文将设计的基带信号发生器应用到矢量源中,产生 PSK、ASK、FSK、MSK、QAM 等标准数字调制格式的矢量信号;同时根据 FPGA 内部并行 DDS 设计,产生了 200 MHz 带宽的 IQ 基带信号,实现了 400 MHz 调制带宽的 LFM CW 信号^[17]。通过 FSW 信号分析仪以及调制域分析仪将测试结果记录了下来。

3.1 标准数字调制格式测试结果及分析

受篇幅限制,只给出了 QPSK 和 QAM 等调制格式的星座图测试结果。4 Msp/s 和 100 Msp/s 的 QPSK 调制格式的实测星座图如图 5、6 所示,4 Msp/s、512QAM 的实测星座图如图 7 所示。

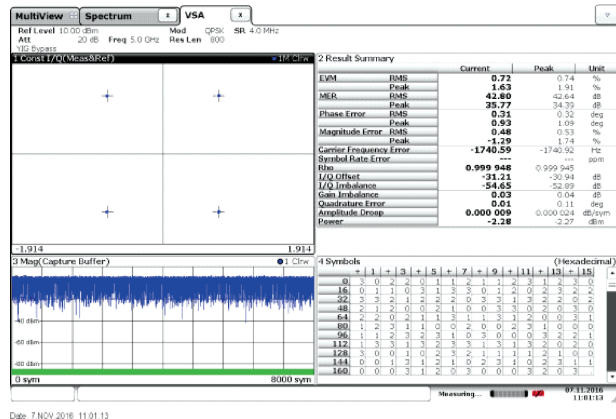


图 5 4 Msp/s、QPSK 实测星座图

测试结果显示,4 Msp/s、QPSK 的 EVM 达到了 0.7%;100 Msp/s、QPSK 的 EVM 达到 5%;4 Msp/s、512QAM 调制格式的 EVM 达到 1%。该基带信号发生器应用在矢量源中取得了良好的矢量调制性能,并且在高码元速率,复杂调制格式下能保证较好的调制性能。

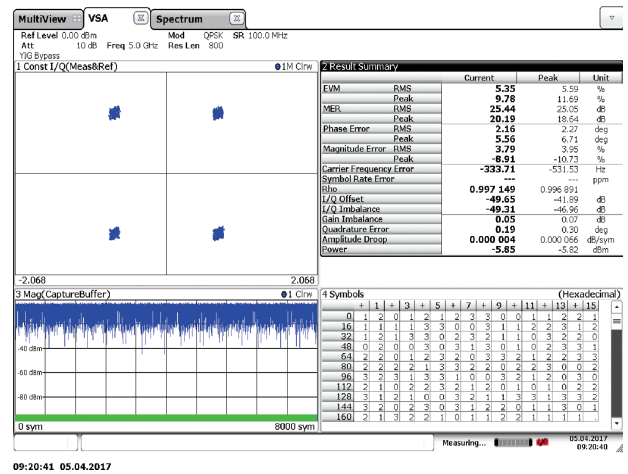


图 6 100 Msp/s、QPSK 实测星座图

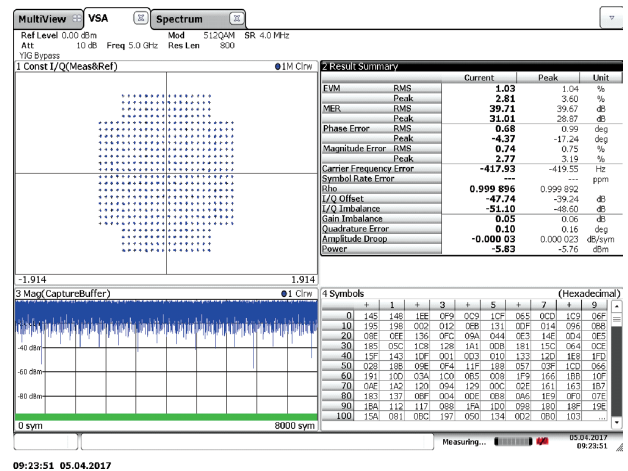


图 7 4 Msp/s、512QAM 实测星座图

3.2 400 MHz 矢量调制带宽测试结果及分析

控制基带信号发生器的 IQ 两路各产生 DC~200 MHz 的线性扫频信号,载波 5 GHz,最终实现 400 MHz 调制带宽的线性调频连续波信号。400 MHz 调制带宽频调的测试结果如图 8 所示,用调制域分析仪解调线性调频连续波的结果如图 9 所示。

控制线性调频连续波信号的扫频周期为 1 s,通过频谱仪的最大保持功能测得 400 MHz 矢量调制带宽的频响为 0.68 dB;用调制域分析仪解调线性调频连续波,其结果是一个标准的三角调频,频率变化范围为 -200~200 MHz。

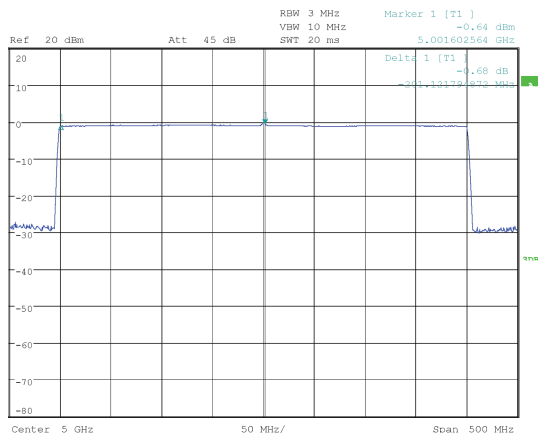


图8 400 MHz 矢量调制带宽频响

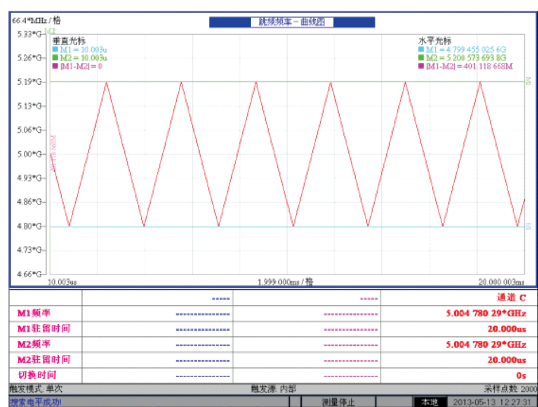


图9 调制域分析仪解调线性调频连续波结果

4 结论

本文介绍了基于FPGA的基带信号发生器设计与实现,重点阐述了成型滤波以及任意重采样内插比等关键技术的实现方案;同时提出通过FPGA内部并行架构设计实现了高速数据速率处理。最后,测试结果充分验证了该基带信号发生器不仅实现了标准数字调制格式的基带信号,而且在高码元速率、复杂调制格式下获得较好的调制性能;同时该基带信号发生器实现了DC~200 MHz的IQ信号输出,应用于矢量源中,取得了非常好的400 MHz矢量调制带宽平坦度。

参考文献

[1] 费丹,熊磊,吴建强.基于软件无线电的无线信道仿真仪设计与实现[J].仪器仪表学报,2013,34(增刊1):93-98.
[2] 李文意.浅析矢量信号发生器的进展历程[J].国外电子测量技术,2015,34(3):7-9,12.

作者简介

[3] 佚名.是德科技推出10款PXIe仪器,为5G、航空航天和国防以及量子技术研究保驾护航[J].电子测量与仪器学报,2017,31(2):271-271
[4] 习郑虎,年夫顺,樊晓腾,等.基于FPGA的多制式基带信号发生器设计[J].计算机测量与控制,2011,19(10):2584-2586,2595.
[5] 黄小娟,王福明.基于FPGA的CDMA数字基带系统设计[J].电子测试,2011(4):69-72,108.
[6] 陈小敏,朱秋明,苏君煦,等.基于FPGA的数字基带信号源设计[J].电气电子教学学报,2016,38(1):67-70.
[7] 邢立冬.基于FPGA的高速数字上变频设计[J].微电子学,2015,45(2):157-159.
[8] 包可佳,唐琦.基于FPGA的高码率QPSK信号产生方法[J].信息通信,2015(9):82-84.
[9] 钟继韬,秦开宇,唐博.基带可重构成形滤波器的设计[J].中国高新技术企业,2009(23):27-28.
[10] 季伟,周学军,林海涛,等.基带成形滤波器的设计与实现[J].舰船电子工程,2012,32(2):131-133.
[11] 乔先科,张鹏飞,谢方方.高速并行内插倍数可变的成形滤波器设计[J].国外电子测量技术,2014,33(8):61-64.
[12] 彭卫,吴兵,李武建.分数倍内插成形滤波器设计及实现[J].现代电子技术,2016,39(1):62-64.
[13] 张新胜.一种高效灵活的数字上变频FPGA设计[J].微型机与应用,2010,29(24):16-18,22.
[14] 张祥丽,张慧敏,李方健.基于FPGA的基带信号发生器的设计[J].重庆电子工程职业学院学报,2011,20(增刊1):153-154.
[15] 徐国栋,陶安利,徐士敏,等.基于FPGA的DDS函数发生器的设计与实现[J].机械制造与自动化,2010,39(5):91-94.
[16] 邓岳平,肖铁军.基于FPGA的并行DDS信号发生器的设计与实现[J].计算机工程与设计,2011,32(7):2319-2323.
[17] 王建超,伍建辉,高文冀等.一种宽带LFMCW雷达信号模拟技术研究[J].火控雷达技术,2015,44(4):93-96,100.

薛晓男,1988年出生,工学硕士,助理工程师,主要研究方向为信号发生与模拟技术、基带信号发生技术、高速信号处理技术等。
E-mail: xuexiaonan555@126.com