

DOI:10.19651/j.cnki.emt.2107151

基于 Zynq-7000 的毫米波雷达数据采集系统设计

林云 张祥 黄跃 陈国平

(重庆邮电大学 光电工程学院 重庆 400065)

摘要: 针对当下毫米波雷达数据采集的不便性,提出一种基于 Zynq-7000 的毫米波雷达数据采集系统的方案。该系统搭载 AXI4 总线在处理系统(PS)端向雷达设备发送雷达参数指令,使雷达设备能够正常的上电启动。雷达数据通过自定义 UART 模块接收后随即进行数据同步处理保留有效数据,同时将有效数据转化为 AXI-Stream 数据流进入 DMA 的 S2MM 端口,最终通过硬核上的 AHB 端口将数据刷入 DDR 中。此方案脱离了电脑(PC)直接将雷达有效数据缓存入 ZYNQ 的 DDR 中,有效地解决了现有采集系统成本高,功能单一的问题。为手势识别,泊车辅助以及无人机避障提供了一套小成本的数据采集系统。

关键词: ZYNQ; 毫米波雷达; 数据采集; AXI 总线; DMA; AXI-Stream 数据流; DDR 存储

中图分类号: TN957.52 **文献标识码:** B **国家标准学科分类代码:** 510.70

Design of radar data acquisition system based on Zynq-7000

Lin Yun Zhang Xiang Huang Yue Chen Guoping

(School of Optoelectronic Engineering, Chongqing University of Posts and Telecommunications, Chongqing 400065, China)

Abstract: Aiming at the inconvenience of current millimeter-wave radar data acquisition, a scheme of millimeter-wave radar data acquisition system based on Zynq-7000 is proposed. The system is equipped with the AXI4 bus to send radar parameter commands to the radar equipment at the processing system (PS) end, so that the radar equipment can be powered on normally. After the radar data is received through the custom UART module, the data is synchronized and processed to retain the valid data. At the same time, the valid data is converted into AXI-Stream data stream into the S2MM port of the DMA, and finally the data is flushed to the double data rate (DDR). This scheme separates the computer (PC) and directly buffers the effective radar data into ZYNQ's DDR, effectively solving the problem of high cost and single function of the existing acquisition system. It provides a low-cost data collection system for gesture recognition, parking assistance and UAV obstacle avoidance.

Keywords: ZYNQ; millimeter wave radar; data acquisition; AXI bus; DMA; AXI-Stream data stream; DDR storage

0 引言

为了满足现代化工程快速发展的需要,近些年来对于现代测量技术的各种指标的要求越来越高,传统的雷达测量已经无法胜任如对高速运动的物体的测量工作,于是发展性能更高的雷达开始提上日程^[1]。在这种趋势的推动下,世界各国科研人员开始关注起这项新兴技术。20世纪70年代,毫米波功率管等技术的出现使得毫米波雷达的应用成为现实,毫米波雷达开始走入科学家的视线中,并迅速的在民用和军事领域发挥着举足轻重的作用^[2]。

相较于过去的传统雷达,毫米波的使用让毫米波雷达在测量精度,场景应用等方面都展现了自己独特优势,一跃成为近些年来研究的热点^[3]。2017年5月,主要面向于汽

车领域以及工业领域的 AWR 和 IWR 两个型号的毫米波雷达传感器由德州仪器(TI)首次发布,其中 AWR1443 是适合于汽车领域中的低功耗、自监控、超精准雷达系统的理想解决方案^[4-6]。

由于考虑到新一代毫米波雷达出现时间短、技术复杂等因素,因此毫米波雷达采集板卡主要在国外进口^[6]。但由于各方面因素,大部分采集板卡对国内一直处于禁售状态。市面上的大部分毫米波数据采集板卡主要基于 FPGA+DSP 的架构,文献[7]即此架构,但此架构成本高,系统复杂且开发维护困难,这就导致目前采集毫米波雷达回传数据的通用方案为通过 TI 官方自带的 IDE 配置软件来将数据存入 PC,后续的雷达成像算法在 PC 上进行。但此种方案略显笨重,无法应用于手势识别、无人机避障等小

场景中^[8]。

针对以上各种方案的弊端,本文利用Zynq-7000软硬件协同工作的特性,提出了基于Zynq-7000的毫米波雷达数据采集系统的方案。该方案首先在ZYNQ板卡的处理系统(processing system,PS)端配置好雷达参数指令(雷达上电、内部固件校验、射频使能雷达数据格式配置等)并通过AXI4总线发送给毫米波雷达板卡,使雷达板卡正常上电启动。雷达启动传输后ZYNQ板卡PL端对回传数据做数据同步处理后转化为AXI4-Stream数据流并传输到DMA S2MM端。然后在PS端开启DMA中断并使能DMA传输,进而将雷达数据刷入指定位置DDR3中,后续的雷达成像算法可搭载到PS端进行^[9]。彻底摆脱了PC对雷达成像数据处理的束缚,为毫米波雷达数据采集提供一套便携且实时性高的雷达数据采集系统。

1 系统的总体设计

1.1 基于IP的设计方法

近些年来,基于IP(intellectual property)进行SoC(system on chip)芯片设计的技能和经验得到飞速的发展,这主要得益于集成电路技术飞速发展及EDA设计水平的整体提高。SoC设计技术的关键是IP及其复用技术,如何利用经过验证的IP,成功地把IP集成到SoC系统中,是限制设计能力的瓶颈问题^[10-11]。

1.2 基于AXI总线的软硬件协同工作

AXI总线是ARM AMBA单片机总线系列的其中一个协议。ARM公司在1996年发布了AMBA协议,随后在2003年AXI协议才正式被引入到AMBA3.0。2010年发布的AMBA4.0,包含了最新的AXI版本—AXI4。AXI4.0是一种高性能、高带宽、低延迟的片内总线,是AMBA中一个新的高性能协议。AXI4较比于原来的通信协议,具有如下优点:1)地址控制阶段与数据的控制是分开的,互不影响;2)非对齐数据的传输采用字节闸的方式来实现;3)突发性传输(只需要给定首地址就可以完成批量数据的传输);4)可以指定多个需要处理的数据块;5)通信可以支持乱序;6)可以加入寄存器级来实现时序的收敛。

目前,Xilinx所研发的IP大部分都包含于AXI协议。AMBA AXI协议支持高性能、高频率的系统设计,同时可以向下兼容已有的AHB和APB接口。设备之间的通信一般为主设备发起,从设备响应同时返还给主设备传输完成标志信号。核间通信总线采用SoC系统中应用最多的AXI总线结构,比较灵活,可满足雷达采集系统软硬件协同工作的特性^[12]。

1.3 系统构建

本文首先在ZYNQ的PL端搭建好Block Design工程。系统的整体框架如图1所示。主要包括有串口模块(AXI UartLite)、数据接收与帧同步模块(Mss Data Transfer IP)、DMA传输模块(AXI Direct Memory

Access)、复位模块(Processor System Reset)、AXI Interconnect模块、信号检测模块(ILA)以及ZYNQ硬核模块,将各模块连接并进行时序检查。

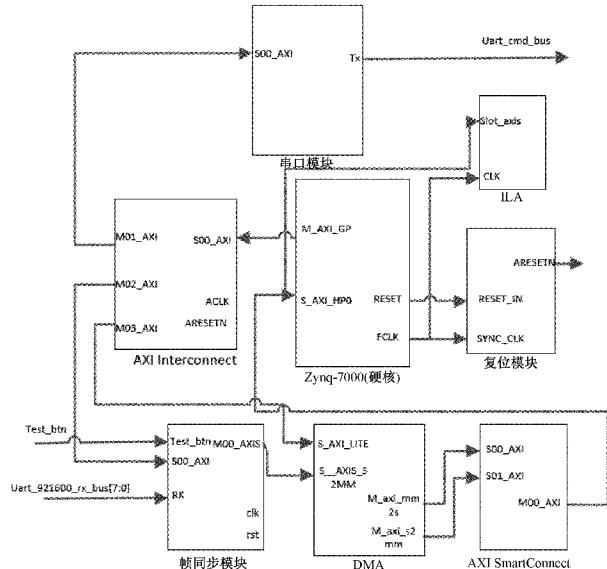


图1 系统的整体框架

在ZYNQ硬核中给定PL端全局时钟50 MHz,并打开PL与PS交互的高速端口S_AXI_HPO。然后设置数据宽度为32 bit,以便存储来自PL端的雷达数据。把串口模块的波特率配置为115 200 bit/s,并通过串口模块发送雷达的参数指令到雷达板卡,待雷达板卡正常的上电启动后,雷达原始数据就会从Uart_921600_Rx_Bus端口进入数据接收与帧同步模块。在此模块中用波特率为921 600 bit/s的自定义串口模块对原始数据进行接收,接着对数据进行帧同步处理后将雷达数据转化为AXI-Stream数据流并进入到DMA S2MM端口。最后在PS端打开DMA传输使能函数,将数据流通过DMA刷入到DDR中S_AXI_HPO端口。

根据系统的原理以及所实现的具体功能,可以将系统划分为3个模块。1)雷达参数配置及发送模块:控制雷达的上电以及雷达成像数据的产生。2)数据接收与帧同步模块:正确的判定雷达的有效数据并接收自定义帧数的有效数据。3)DMA传输使能与测试模块:对雷达数据进行AXI-Stream数据流化、缓存以及与实际的雷达数据作对比。

2 系统主要模块设计

2.1 雷达参数配置及发送模块

AWR1443为一款集成式单芯片调频连续波(frequency modulated continuous wave,FMCW)收发器,工作频段为76~81 GHz^[13]。该器件采用TI的低功耗45 nm RFCMOS工艺构建,具有1个集成式ARM R4F处理器和1个硬件加速器,用于雷达的回传数据处理。外部设备可

通过波特率为 115 200 bit/s 的串口来控制雷达的各个参数,如采样率、采样点数、Profile 配置、Chirp 配置、Frame 配置等^[14]。本课题在 PL 端通过 UartLite IP 核来设置波特率、数据位宽等参数。具体 IP 配置如图 2 所示。PS 端经由 AXI4 总线向雷达设备发送配置参数命令使板卡正常上电工作,具体参数命令如图 3 所示。

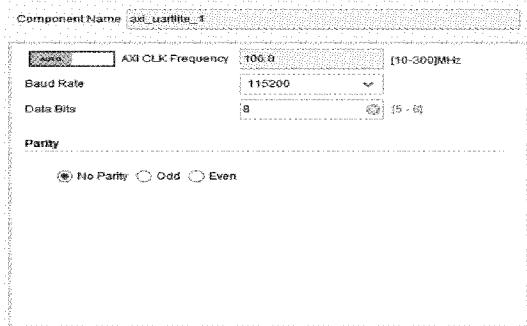


图 2 AXI UartLite 配置界面

图3 雷达参数配置命令

2.2 数据接收与帧同步模块

PS 端对雷达设备参数配置成功并最终发送“sensorStart\r”命令后,雷达设备就开始不断地向 ZYNQ 的 PL 端发送雷达数据。雷达每帧都会发送一个数据包,每个数据包共计有 7 个不同的数据结构,如图 4 所示。每次数据的传输都会以 Header 作为传输的开始,Header 共有 36 个字节长度,其中前 8 个字节为魔法字(magic-header),紧接着的每 4 个字节所包含的物理意义依次为:编译所需要的 SDK 的版本类型、数据包的长度、毫米波雷达板的平台、雷达数据的帧数、传输的时间、检测的对象数以及数据结构数^[15]。其中判定雷达数据是否为有效数据可通过观测魔法字的所在位置。魔法字为 Header 的前 8 个字节,为固定值:02 01 04 03 06 05 08 07。只有以魔法字为开始标志的每帧雷达数据传输才视为有效传输,其他情况视为无效传输。所以在帧同步模块中检测魔法字所在位置变得尤为重要。同时雷达传输数据的波特率为 921 600 bit/s,普通的串口模块无法匹配其传输速率,所以需要自定义串口模块来匹配雷达的传输速率。

雷达数据进入自定义串口模块并完成接收后，数据将以位宽为 32 bit 进入到帧同步模块。在帧同步模块中，首先使能对输入雷达数据自定义帧数的接收，并且确保每一

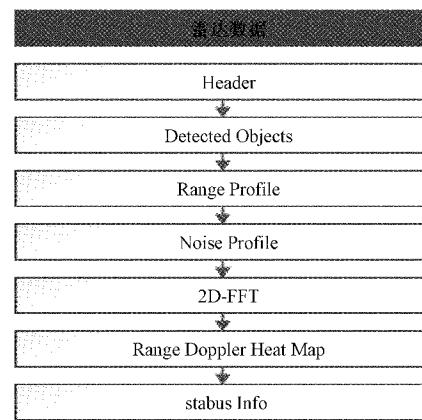


图 4 雷达数据结构

帧数据魔法字的位置,如魔法字不在数据的起始端,则丢弃魔法字之前的所有数据,可通过观察 Zybo-Z7 开发板上 LED 灯的状态来查看数据传输的进度。然后对帧同步后的数据采用乒乓的方式进行数据的传输,修改 AXI-Stream 的逻辑将待传输的数据转化为 AXI-Stream 的数据流进入到 DMA S2MM 端。

2.3 DMA 传输使能与测试模块

数据完成同步并流化进入 DMA 后，在 PL 端使能 DMA 的写通道，设置数据的位宽为 32 bits，并设置 DMA 的传输深度，具体的配置如图 5 所示。同时在 PS 端开启 DMA 中断函数并使能 DMA 的数据传输，当雷达数据传输完成后触发 DMA 接收中断，确保同步后的雷达数据能够刷入 DDR 中。使用 XILINX 自带的 ILA 核来观测 DMA S2MM 端数据，确保数据在缓存的过程中不会由于时序违例而出现掉帧等问题。同时用雷达的真实数据与 DDR 缓存中的数据进行比对以确保采集系统的稳定性。

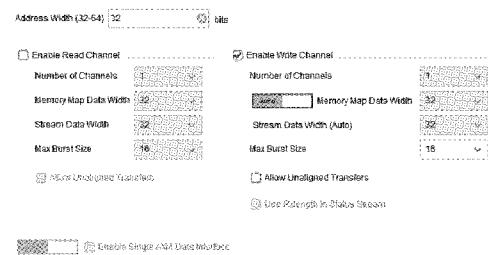


图 5 AXI DMA 配置

3 系统测试流程

测试的硬件平台由 DIGILENT 的 Zybo-Z7 板卡，AWR1443 雷达前端组成，器件之间的连接如图 6 所示。

3.1 AXI-Stream 数据流检测

雷达设备通过 PS 端发送的配置参数进行上电启动、内部固件校验、雷达数据参数配置等。按下传输使能按钮，PL 端首先接收自定义帧数的雷达原始数据并进行帧同步处理。数据流化完成后随即用 ILA 核来观测 DMA S2MM

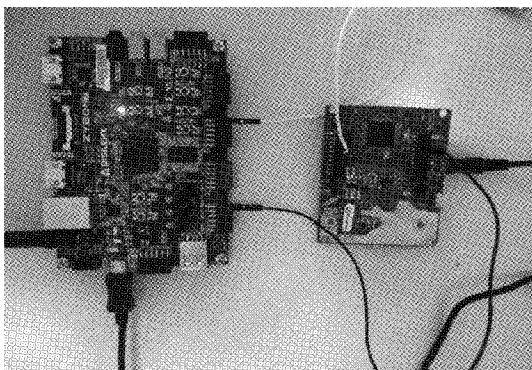


图6 硬件测试平台

端口,设置M00_AXIS_TVALID上升沿触发波形,可以看到流化后的数据如图7所示。观察此帧展开数据,具体数据如图8所示,通过观察魔法字的位置可知原始数据已全部流化为M00_AXIS_TDATA。当一帧数据传输完成后,M00_AXIS_TLAST会被置高,同时M00_AXIS_TVALID会被拉低,等待下一帧有效数据的传输。

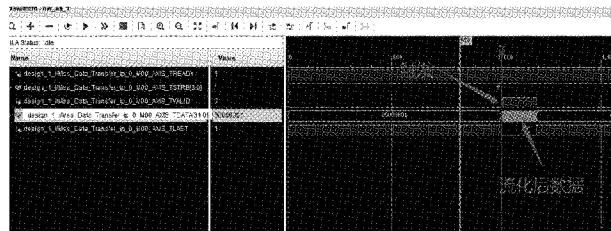


图7 AXI-Stream 雷达数据流(一帧)

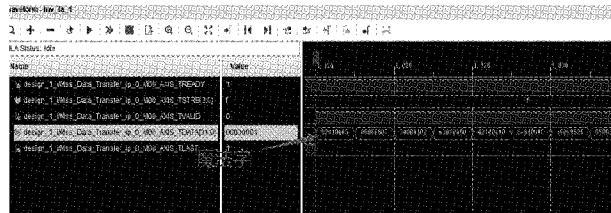


图8 AXI-Stream 雷达数据流(展开数据)

3.2 数据比较

当一帧数据流化完成顺利进入DDR(double data rate)后,可以通过调试软件中的内存监视界面观察写入的数据,具体数据如图9所示。随即用TI提供的毫米波雷达配置软件(UniFlash)对雷达板卡烧录bin文件并成功上电之后,在PC端用串口助手捕捉真实的雷达回传数据,将回传数据导出如图10所示。对比缓存在DDR中的数据,可发现DDR中的数据与真实的雷达回传数据一致,没有出现数据丢失的情况。

3.3 实验结果分析

测试结果表明,通过Zybo-Z7的处理系统对雷达成功发送配置命令后,雷达可以正常的上电启动并回传雷达数据。数据通过自定义波特率串口并进行数据同步后,可以

地址	0x20100000	0x20100403	0x20500007	0x40000102	数据
0x13000000	43140A00	A 3E3D0000	C90A9525	A 05000000	
0x13000000	03000000	01000000	A 40000000	A 05000000	
0x13000030	02000000	A CF13E2FF	1D000000	10000000	
0x13000040	A 4E00DBFE	A 20000000	A 15000000	A 18009BFE	
0x13000050	A 00010000	A 10000000	A 37004EFF	A 1C010000	
0x13000060	A 15000000	A 180032FF	A 85010000	A 02000000	
0x13000070	A 00020000	A 40268029	A 082AE827	A 08244826	
0x13000080	A 581DB01A	A A81BF01A	A E0197017	A 80178017	
0x13000090	A F818801D	A F81E601E	A E01AE819	A 101C7810	
0x130000A0	A 261RE817	A D0159817	A 08174815	A 60160816	
0x130000B0	A 90149815	A 0816E015	A 40152816	A E0163815	
0x130000C0	A 90157015	A F014A813	A B01628018	A 10178814	

图9 内存监视界面(部分)

```
*雷达数据.txt - 记事本
020104030605080704000102A0020000
43140A003E3D0000C90A952505000000
03000000010000004000000005000900
02000000CF13E2FF1D00000010000000
4E00DBFEA20000001500000018009BFE
```

图10 TI IDE 软件真实雷达回传数据

实时地进入DMA S2MM端口并最终通过S_AXI_HP0接口缓存入DDR接口中,并且实际雷达回传数据与缓存入DDR的数据一致。该毫米波雷达数据采集系统工作稳定、实时性好并且丢帧率为0,满足设计要求。

4 结论

本文提出了一套基于Zynq-7000的毫米波雷达数据采集系统。该系统通过PS端向雷达设备发送参数指令控制雷达正常的上电启动,雷达回传数据通过我们自定义IP以AXI-Stream的方式进入DMA并存入指定DDR中。摆脱了PC的束缚直接将数据缓存入DDR中,为后续的毫米波成像算法提供了一套稳定且实时性高的雷达数据采集系统。该系统可延拓性高,易于安装和使用,拓宽了雷达设备的应用场景,具有较高的实用价值。

参考文献

- [1] 罗翔.毫米波雷达信号处理与精密测量应用研究[D].徐州:中国矿业大学,2020.
- [2] 袁敏,施俊,许致火.基于维纳滤波的汽车毫米波雷达干扰自适应抑制[J].电子测量与仪器学报,2021,35(2):194-201.
- [3] FAN C, ZHAO C, GAO Z, et al. Xilinx Zynq 7000 SoC based character feature extraction system for OCR inspection of integrated circuit chips[C]. 2020 IEEE 11th International Conference on Software Engineering and Service Science(ICSESS), 2020: 519-522.

- [4] 单祥茹. 一款毫米波传感器, TI 为业界带来诸多惊喜[J]. 中国电子商情(基础电子), 2017(6): 16-17.
- [5] 刘子斌. 无人机载 SAR 实时信号处理系统的设计与研究[D]. 西安: 西安电子科技大学, 2017.
- [6] 朱思悦, 朱海洋, 杨硕, 等. 基于 ZYNQ 的低成本汽车雷达信号处理架构[J]. 电子设计工程, 2019, 27(4): 79-83.
- [7] 熊淳, 张荣福. 基于 FPGA 的雷达信号采集系统设计[J]. 光学仪器, 2021, 43(4): 78-85.
- [8] 孔德明, 张钰, 曹帅, 等. 面向无人化取料机的毫米波雷达感知技术[J]. 仪器仪表学报, 2021, 42(7): 189-198.
- [9] 陈广和, 周志权, 赵宜楠, 等. 基于 ZYNQ 的毫米波雷达高速数据采集系统设计[J]. 现代电子技术, 2019, 42(16): 26-29, 35.
- [10] 包日辉. SoC 设计平台中若干 IP 模块的设计[D]. 杭州: 杭州电子科技大学, 2019.
- [11] 刘汝卿, 吴宇佳, 李锋, 等. 激光雷达实时数据传输存储系统设计与实现[J]. 电子测量技术, 2020, 43(20): 16-20.
- [12] 张跃玲, 张磊, 汪健, 等. FPGA 的验证平台及有效的 SoC 验证方法[J]. 单片机与嵌入式系统应用, 2016(3): 8-9.
- [13] 肖中平. 基于 AWR1642 的车载防撞雷达设计与实现[D]. 成都: 电子科技大学, 2019.
- [14] ZHANG J, GUO F, QIAO L. A ZYNQ-based anti-high overload radar data recorder [C]. 2020 IEEE International Conference on Signal Processing, Communications and Computing (ICSPCC), 2020: 1-6.
- [15] 董尧尧, 曲卫, 邱磊. 毫米波雷达手势识别综述[J]. 兵器装备工程学报, 2021, 42(8): 119-125.

作者简介

林云, 博士, 副教授, 主要研究方向为电力电子等。

E-mail: linyun@cqupt.edu.cn

张祥, 硕士研究生, 主要研究方向为 SOC 设计、无线通信以及嵌入式软件等领域。

E-mail: 1749876793@qq.com

黄跃, 研究生, 主要研究方向为无线通信、FPGA 等。

E-mail: 1341381483@qq.com

陈国平, 博士, 教授, 主要研究方向为 SOC 设计、无线通信等。

E-mail: 316544276@qq.com